

111 年度工研院

智慧製造、功率元件模組與半導體電子構裝技術等相關研發成果非專屬授權案

- 一、主辦單位：財團法人工業技術研究院（以下簡稱「工研院」）。
- 二、非專屬授權標的：智慧製造、功率元件模組與半導體電子構裝技術等相關研發成果 80 案 181 件及相關技術 137 件：（一）功率元件與模組技術專利 18 案 32 件；暨相關技術 16 件（二）半導體光源技術專利 10 案 27 件；暨相關技術 11 件、（三）半導體電子構裝技術專利 11 案 23 件；暨相關技術 25 件（四）取像與影像處理技術專利 6 案 17 件；暨相關技術 13 件、（五）記憶體技術專利 3 案 10 件；暨相關技術 5 件、（六）軟性混合電子(FHE)技術專利 5 案 8 件；暨相關技術 6 件、（七）智慧製造與智能辨識技術專利 19 案 45 件；暨相關技術 44 件、（八）虛實融合與互動系統技術專利 6 案 14 件；暨相關技術 11 件、（九）顯示製程與設備技術專利 2 案 5 件、（十）DLT 無光罩技術 2 件、（十一）面板級製程技術新應用技術 2 件及（十二）任意形態顯示與感測製造技術 2 件，詳如附件。，詳如附件。
- 三、非專屬授權廠商資格：國內依中華民國法令組織登記成立且從事研發、設計、製造或銷售之公司法人。
- 四、公開說明會：
 - （一）舉辦時間：民國（下同）111 年 5 月 27 日下午 3 時至 4 時。
 - （二）舉辦地點：採線上方式辦理。
 - （三）報名須知：採電子郵件方式報名。有意報名者，請於 111 年 5 月 25 日中午 12 時整（含）前以電子郵件向本案聯絡人報名（主旨請註明「111 年度工研院智慧製造、功率元件模組與半導體電子構裝技術等相關研發成果非專屬授權案：公開說明會報名」，並於內文中陳明：公司名稱、公司電話、參與人數、姓名、職稱）。工研院「技轉法律中心」聯絡人將於 111 年 5 月 26 日下午 5 時整（含）前發送電子郵件回覆並告知公開說明會會議資訊。
- 五、聯絡人：工研院技術移轉與法律中心 麥小姐
電話：+886-3-591-8320
傳真：+886-3-582-0466
電子信箱：evemai@itri.org.tw
地址：310401 新竹縣竹東鎮中興路四段 195 號 51 館 110 室

附件：

一、研發成果授權標的（80 案 181 件）

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
功率元件與模組	1	1	P510000 05CN	獲證	中國大陸	具有雙面場板的晶體管元件及其制造方法	201110228 914.X	ZL20111 0228914 .X	經濟部 技術處	發明
	2	2	P510001 14TW	獲證	中華民國	增強模式氮化物異質場效電晶體元件及其製造方法	100149705	I538056	經濟部 技術處	發明
	3	3	P510001 16TW	獲證	中華民國	氮化物半導體結構及其製造方法	100147768	I460855	工研院	發明
	4	4	P510001 65CN	獲證	中國大陸	氮化物半導體結構	201310057 224.1	ZL20131 0057224 .1	經濟部 技術處	發明
		5	P510001 65TW	獲證	中華民國	氮化物半導體結構	101149159	I482314	經濟部 技術處	發明
		6	P510001 65US	獲證	美國	氮化物半導體結構	13/591,232	8946775	經濟部 技術處	發明
	5	7	P510100 62TW	獲證	中華民國	氮化物半導體結構	101137770	I482276	經濟部 技術處	發明
	6	8	P510100 90TW	獲證	中華民國	氮化物半導體結構	101141675	I491068	經濟部 技術處	發明
		9	P510100 90US	獲證	美國	氮化物半導體結構	13/726,648	8779468	經濟部 技術處	發明
	7	10	P510100 91TW	獲證	中華民國	增強型氮化鎵電晶體元件	101148428	I488303	經濟部 技術處	發明
		11	P510100 91US	獲證	美國	增強型氮化鎵電晶體元件	13/686,935	9111851	經濟部 技術處	發明
	8	12	P510200 17US	獲證	美國	氮化物半導體結構	14/144,566	9159788	經濟部 技術處	發明
	9	13	P510200 33TW	獲證	中華民國	氮化物半導體結構	102140326	I565094	經濟部 技術處	發明
	10	14	P510200 42US	獲證	美國	氮化物半導體結構	14/263,978	9112077	經濟部 技術處	發明
	11	15	P510300 26CN	獲證	中國大陸	增強型氮化?晶體管器 件	201410608 510.7	ZL20141 0608510 .7	經濟部 技術處	發明
	12	16	P510300 41TWD1	獲證	中華民國	薄膜曲率量測裝置及其 方法	104128170	I575220	經濟部 技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
		17	P510300 41TW	獲證	中華民國	薄膜曲率量測裝置及其方法	103143575	I506242	經濟部技術處	發明
		18	P510300 41US	獲證	美國	薄膜曲率量測裝置及其方法	14/583,432	9523572	經濟部技術處	發明
	13	19	P510500 57CN	獲證	中國大陸	半導體基板結構	201611205 947.1	ZL20161 1205947 .1	經濟部技術處	發明
		20	P510500 57TW	獲證	中華民國	半導體基板結構	106100039	I667809	經濟部技術處	發明
	14	21	P510600 07CN	獲證	中國大陸	歐姆接觸結構及具有此歐姆接觸結構之半導體元件	201710513 112.0	ZL20171 0513112. 0	經濟部技術處	發明
		22	P510600 07TW	獲證	中華民國	歐姆接觸結構及具有此歐姆接觸結構之半導體元件	106117919	I664726	經濟部技術處	發明
	15	23	P511000 56CN	審查中	中國大陸	功率半導體裝置	202111612 953.X		經濟部技術處	發明
		24	P511000 56TW	審查中	中華民國	功率半導體裝置	110147293		經濟部技術處	發明
		25	P511000 56US	審查中	美國	功率半導體裝置	17/667,558		經濟部技術處	發明
	16	26	P519900 91TW	獲證	中華民國	氮化物半導體模板及其製造方法	99143087	I456753	經濟部技術處	發明
		27	P519900 91US	獲證	美國	氮化物半導體模板及其製造方法	12/963,650	8482103	經濟部技術處	發明
	17	28	P521000 38CN	審查中	中國大陸	伺服電機及其編碼器校正方法	202210067 397.0		經濟部技術處	發明
		29	P521000 38TW	審查中	中華民國	伺服電機及其編碼器校正方法	110149190		經濟部技術處	發明
	18	30	P521000 39CN	審查中	中國大陸	電源供應器	202111581 544.8		經濟部技術處	發明
		31	P521000 39TW	審查中	中華民國	電源供應器	110144945		經濟部技術處	發明
		32	P521000 39US	審查中	美國	電源供應器	17/564,217		經濟部技術處	發明
半導體光源	19	33	P510700 26CN	審查中	中國大陸	顯示陣列的製造方法	201811601 298.6		經濟部技術處	發明
		34	P510700 26TWD1	獲證	中華民國	顯示陣列	107144431	I708104	經濟部技術處	發明
		35	P510700	審查	美國	顯示陣列	17/385,954		經濟部	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
			26USC1	中					技術處	
		36	P510700 26US	審查中	美國	顯示陣列的製造方法	16/232,064		經濟部 技術處	發明
	20	37	P510700 42TWD1	獲證	中華民國	顯示陣列	107144434	I699598	經濟部 技術處	發明
		38	P510700 42TWC1	審查中	中華民國	拼接顯示裝置	108135742		經濟部 技術處	發明
		39	P510700 42USC2	審查中	美國	拼接顯示裝置	17/483,812		經濟部 技術處	發明
		40	P510700 42USC1	暫准	美國	拼接顯示裝置	16/706,799		經濟部 技術處	發明
	21	41	P510900 38CN	審查中	中國大陸	微型組件結構及顯示設備	202110850 693.3		經濟部 技術處	發明
		42	P510900 38TW	獲證	中華民國	微型元件結構及顯示裝置	110116846	I753825	經濟部 技術處	發明
		43	P510900 38US	審查中	美國	微型元件結構及顯示裝置	17/482,409		經濟部 技術處	發明
	22	44	P511000 23TW	審查中	中華民國	半導體基板以及電晶體	110139931		經濟部 技術處	發明
		45	P511000 23JP	審查中	日本	半導體基板以及電晶體	2021- 204503		經濟部 技術處	發明
		46	P511000 23US	審查中	美國	半導體基板以及電晶體	17/544,960		經濟部 技術處	發明
	23	47	P511000 28TW	審查中	中華民國	色彩轉換單元、應用其之色彩轉換結構及應用其之發光二極體顯示器	110143860		經濟部 技術處	發明
		48	P511000 28US	審查中	美國	色彩轉換單元、應用其之色彩轉換結構及應用其之發光二極體顯示器	17/564,769		經濟部 技術處	發明
	24	49	P511000 29TW	審查中	中華民國	顯示裝置	110143969		經濟部 技術處	發明
		50	P511000 29US	審查中	美國	顯示裝置	17/561,991		經濟部 技術處	發明
	25	51	P511000 43TW	審查中	中華民國	3D 靜脈圖譜的辨識方法及其識別裝置	110145078		經濟部 技術處	發明
		52	P511000 43US	審查中	美國	3D 靜脈圖譜的辨識方法及其識別裝置	17/557,061		經濟部 技術處	發明
	26	53	P511000 45TW	審查中	中華民國	眼鏡上的頭戴式擴增實境立體視覺光學膜	110146849		經濟部 技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
		54	P511000 45US	審查中	美國	眼鏡上的頭戴式擴增實境立體視覺光學膜	17/563,105		經濟部技術處	發明
	27	55	P511000 46TW	審查中	中華民國	顯示面板	110147049		經濟部技術處	發明
		56	P511000 46JP	審查中	日本	顯示面板	2022- 20692		經濟部技術處	發明
		57	P511000 46US	審查中	美國	顯示面板	17/565,461		經濟部技術處	發明
	28	58	P511000 47TW	審查中	中華民國	光源裝置與顯示裝置	110148157		經濟部技術處	發明
		59	P511000 47US	審查中	美國	光源裝置與顯示裝置	17/565,495		經濟部技術處	發明
半導體電子構裝	29	60	P510800 58CN	審查中	中國大陸	圖像傳感器封裝件及其製造方法	202010150 316.4		經濟部技術處	發明
		61	P510800 58TW	獲證	中華民國	影像感測器封裝件及其製造方法	108148199	1701777	經濟部技術處	發明
		62	P510800 58USD1	審查中	美國	影像感測器封裝件及其製造方法	17/568,740		經濟部技術處	發明
		63	P510800 58US	暫准	美國	影像感測器封裝件及其製造方法	16/884,051		經濟部技術處	發明
	30	64	P511000 08CN	審查中	中國大陸	封裝載板及其製作方法與芯片封裝結構	202111391 873.6		經濟部技術處	發明
		65	P511000 08TW	審查中	中華民國	封裝載板及其製作方法與晶片封裝結構	110138515		經濟部技術處	發明
		66	P511000 08US	審查中	美國	封裝載板及其製作方法與晶片封裝結構	17/547,200		經濟部技術處	發明
	31	67	P511000 30US	審查中	美國	具阻抗控制的預製型BGA 中介基板結構	17/550,602		經濟部技術處	發明
	32	68	P511000 31US	審查中	美國	可程式切換式封裝	17/550,474		經濟部技術處	發明
	33	69	P511000 36CN	審查中	中國大陸	半導體結構及其製造方法	202111454 968.8		經濟部技術處	發明
		70	P511000 36TW	審查中	中華民國	半導體結構及其製造方法	110141457		經濟部技術處	發明
		71	P511000 36US	審查中	美國	半導體結構及其製造方法	17/545,996		經濟部技術處	發明
	34	72	P511000 40CN	審查中	中國大陸	異質整合半導體封裝結構	202111581 450.0		經濟部技術處	發明
		73	P511000	審查	中華	異質整合半導體封裝結	110144569		經濟部	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
			40TW	中	民國	構			技術處	
		74	P511000 40US	審 查 中	美國	異質整合半導體封裝結構	17/564,219		經濟部 技術處	發明
	35	75	P511000 44TW	審 查 中	中華民國	電子封裝體、橋接晶片模組及橋接晶片模組的製造方法	110145201		經濟部 技術處	發明
	36	76	P511000 48TW	審 查 中	中華民國	具對位標記之電子裝置	110146339		經濟部 技術處	發明
	37	77	P511000 49TW	審 查 中	中華民國	導體線路載板模組	110144829		經濟部 技術處	發明
	38	78	P511000 54CN	審 查 中	中國大陸	天線整合式封裝結構	202111612 558.1		經濟部 技術處	發明
		79	P511000 54TW	審 查 中	中華民國	天線整合式封裝結構	110147388		經濟部 技術處	發明
		80	P511000 54US	審 查 中	美國	天線整合式封裝結構	17/564,197		經濟部 技術處	發明
	39	81	P511000 58TW	審 查 中	中華民國	內埋式封裝結構	110148842		經濟部 技術處	發明
		82	P511000 58US	審 查 中	美國	內埋式封裝結構	17/562,350		經濟部 技術處	發明
取像與影像處理技術	40	83	P510900 43CN	審 查 中	中國大陸	深度測量設備及方法	202110933 088.2		經濟部 技術處	發明
		84	P510900 43TW	審 查 中	中華民國	深度測量設備及方法	110122337		經濟部 技術處	發明
		85	P510900 43US	審 查 中	美國	深度測量設備及方法	17/319,107		經濟部 技術處	發明
	41	86	P511000 15CN	審 查 中	中國大陸	全息式顯微鏡及其使用方法	202210084 160.3		經濟部 技術處	發明
		87	P511000 15TW	審 查 中	中華民國	全像式顯微鏡及其使用方法	110139149		經濟部 技術處	發明
		88	P511000 15US	審 查 中	美國	全像式顯微鏡及其使用方法	17/580,612		經濟部 技術處	發明
	42	89	P511000 18EP	審 查 中	EPC/ 歐盟	步態評估系統及步態評估方法	21198152. 7		經濟部 技術處	發明
		90	P511000 18CN	審 查 中	中國大陸	步態評估系統及步態評估方法	202110882 220.1		經濟部 技術處	發明
		91	P511000 18TW	審 查 中	中華民國	步態評估系統及步態評估方法	110127494		經濟部 技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
		92	P511000 18JP	審查中	日本	步態評估系統及步態評估方法	2021- 154659		經濟部 技術處	發明
		93	P511000 18US	審查中	美國	步態評估系統及步態評估方法	17/388,035		經濟部 技術處	發明
	43	94	P511000 25CN	審查中	中國大陸	計算背對背相機的相對旋轉量和平移量的系統與方法	202111614 503.4		經濟部 技術處	發明
		95	P511000 25TW	審查中	中華民國	計算背對背相機之相對旋轉量和平移量的系統與方法	110147673		經濟部 技術處	發明
		96	P511000 25US	審查中	美國	計算背對背相機之相對旋轉量和平移量的系統與方法	17/556,401		經濟部 技術處	發明
	44	97	P511000 37TW	審查中	中華民國	嵌入式系統以及振動驅動方法	110149039		經濟部 技術處	發明
	45	98	P511000 39TW	審查中	中華民國	人體圍度測量系統及方法	110148454		經濟部 技術處	發明
		99	P511000 39US	審查中	美國	人體圍度測量系統及方法	17/561,159		經濟部 技術處	發明
記憶體技術	46	100	P510800 20CN	審查中	中國大陸	磁性存儲器結構	202010009 376.4		經濟部 技術處	發明
		101	P510800 20TW	獲證	中華民國	磁性記憶體結構	108125273	I707468	經濟部 技術處	發明
		102	P510800 20USD1	審查中	美國	磁性記憶體結構	17/545,794		經濟部 技術處	發明
		103	P510800 20US	獲證	美國	磁性記憶體結構	16/514,523	1122799 0	經濟部 技術處	發明
	47	104	P510900 47CN	審查中	中國大陸	鐵電記憶體	202110547 939.X		經濟部 技術處	發明
		105	P510900 47TW	審查中	中華民國	鐵電記憶體元件，包含電流阻障層。	110116532		經濟部 技術處	發明
		106	P510900 47US	審查中	美國	鐵電記憶體	17/368,686		經濟部 技術處	發明
	48	107	P511000 52CN	審查中	中國大陸	平面式磁化自旋軌道磁性組件	202111459 274.3		經濟部 技術處	發明
		108	P511000 52TW	審查中	中華民國	平面式磁化自旋軌道磁性元件	110144999		經濟部 技術處	發明
		109	P511000 52US	審查中	美國	平面式磁化自旋軌道磁性元件	17/563,100		經濟部 技術處	發明
軟性混	49	110	P510900	審查	中國	電子裝置	202111033		經濟部	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
合電子 (FHE)			30CN	中	大陸		662.5		技術處	
		111	P510900 30TW	審查 中	中華民國	電子裝置	110132805		經濟部 技術處	發明
		112	P510900 30US	審查 中	美國	電子裝置	17/466,872		經濟部 技術處	發明
	50	113	P511000 03CN	審查 中	中國大陸	透明電熱薄膜	202210271 122.9		經濟部 技術處	發明
		114	P511000 03US	審查 中	美國	透明電熱薄膜	17/707,974		經濟部 技術處	發明
	51	115	P511000 19US	審查 中	美國	電子裝置	17/702,814		經濟部 技術處	發明
	52	116	P511000 20US	審查 中	美國	電子裝置以及製造電子 裝置的方法	17/702,812		經濟部 技術處	發明
	53	117	P511000 51US	審查 中	美國	電生理訊號量測系統、 電生理訊號調節方法與 電極組件	17/696,065		經濟部 技術處	發明
智慧製 造與智 能辨識	54	118	P510900 35TW	審查 中	中華民國	透明天線及其製作方法	110116637		經濟部 技術處	發明
		119	P510900 35US	審查 中	美國	透明天線及其製作方法	17/409,714		經濟部 技術處	發明
	55	120	P510900 44CN	審查 中	中國大陸	天線模塊	202111091 308.8		經濟部 技術處	發明
		121	P510900 44TW	審查 中	中華民國	天線模組	110121082		經濟部 技術處	發明
		122	P510900 44US	審查 中	美國	天線模組	17/498,606		經濟部 技術處	發明
	56	123	P511000 02CN	審查 中	中國大陸	陣列開關電路系統及開 關電路	202111457 919.X		經濟部 技術處	發明
		124	P511000 02TW	審查 中	中華民國	陣列開關電路系統及開 關電路	110141770		經濟部 技術處	發明
	57	125	P511000 06CN	審查 中	中國大陸	高頻元件測試裝置及其 測試方法	202111457 916.6		經濟部 技術處	發明
		126	P511000 06TW	審查 中	中華民國	高頻元件測試裝置及其 測試方法	110142087		經濟部 技術處	發明
		127	P511000 06US	審查 中	美國	高頻元件測試裝置及其 測試方法	17/559,371		經濟部 技術處	發明
	58	128	P511000 16CN	審查 中	中國大陸	存儲器內的可配置運算 單元	202111478 483.2		經濟部 技術處	發明
		129	P511000 16TW	審查 中	中華民國	記憶體內的可配置運算 單元	110140162		經濟部 技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
		130	P511000 16US	審查中	美國	記憶體內的可配置運算單元	17/679,090		經濟部技術處	發明
	59	131	P511000 35CN	審查中	中國大陸	模數乘法電路與計算模數乘法的方法	202111547 064.X		經濟部技術處	發明
		132	P511000 35TW	審查中	中華民國	模數乘法電路與對應之計算模數乘法之方法	110143399		經濟部技術處	發明
		133	P511000 35US	審查中	美國	模數乘法電路與對應之計算模數乘法之方法	17/562,793		經濟部技術處	發明
	60	134	P511000 41CN	審查中	中國大陸	用於生理訊號監測的監測裝置及其操作方法	202111542 777.7		經濟部技術處	發明
		135	P511000 41TW	審查中	中華民國	用於生理訊號監測的監測裝置及其操作方法	110145144		經濟部技術處	發明
	61	136	P520900 44CN	審查中	中國大陸	運算單元架構、運算單元叢集及卷積運算的執行方法	202111173 336.4		經濟部技術處	發明
		137	P520900 44TW	獲證	中華民國	運算單元架構、運算單元叢集及卷積運算的執行方法	109146644	1753728	經濟部技術處	發明
		138	P520900 44US	審查中	美國	運算單元架構、運算單元叢集及卷積運算的執行方法	17/136,744		經濟部技術處	發明
	62	139	P520900 48CN	審查中	中國大陸	微集成電路大規模測試	202110226 261.5		經濟部技術處	發明
		140	P520900 48TW	暫准	中華民國	微積體電路巨量檢測	110100052		經濟部技術處	發明
		141	P520900 48JP	審查中	日本	微積體電路巨量檢測	2021- 186597		經濟部技術處	發明
		142	P520900 48US	審查中	美國	微積體電路巨量檢測	17/132,471		經濟部技術處	發明
	63	143	P520900 54TW	獲證	中華民國	跨時脈域之中斷控制裝置與中斷控制方法	110100262	1757033	經濟部技術處	發明
	64	144	P521000 02TW	審查中	中華民國	壓控振盪裝置	110147895		經濟部技術處	發明
	65	145	P521000 12TW	審查中	中華民國	PCR 快速檢測裝置及其方法	110141503		經濟部技術處	發明
		146	P521000 12US	審查中	美國	PCR 快速檢測裝置及其方法	17/550,771		經濟部技術處	發明
	66	147	P521000 13TW	審查中	中華民國	多輸入多輸出的累加器及其執行方法	110141536		經濟部技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
		148	P521000 13US	審查中	美國	多輸入多輸出的累加器及其執行方法	17/546,074		經濟部技術處	發明
	67	149	P521000 16TW	審查中	中華民國	散熱裝置	110215576		經濟部技術處	新型
	68	150	P521000 33TW	審查中	中華民國	運動賽事影片處理方法及系統	111100076		經濟部技術處	發明
		151	P521000 33US	審查中	美國	運動賽事影片處理方法及系統	17/506,805		經濟部技術處	發明
	69	152	P521000 35CN	審查中	中國大陸	MIMO 的信號檢測與搜尋方法、解碼電路及接收天線系統	202111593 116.7		經濟部技術處	發明
		153	P521000 35TW	審查中	中華民國	MIMO 之訊符偵測與搜尋方法、解碼電路及接收天線系統	110148451		經濟部技術處	發明
		154	P521000 35US	審查中	美國	MIMO 之訊符偵測與搜尋方法、解碼電路及接收天線系統	17/561,513		經濟部技術處	發明
	70	155	P521000 36CN	審查中	中國大陸	在影片自動置入虛擬廣告的系統、電腦程式產品及其方法	202210175 393.4		經濟部技術處	發明
		156	P521000 36TW	審查中	中華民國	在運動賽事影片自動置入虛擬廣告的系統、電腦程式產品及其方法	111106918		經濟部技術處	發明
		157	P521000 36US	審查中	美國	在運動賽事影片自動置入虛擬廣告的系統、電腦程式產品及其方法	17/554,623		經濟部技術處	發明
	71	158	P521000 48CN	審查中	中國大陸	神經網路的處理方法及其伺服器與電子裝置	202210143 741.X		經濟部技術處	發明
		159	P521000 48TW	審查中	中華民國	神經網路之處理方法及其伺服器與電子裝置	110148953		經濟部技術處	發明
		160	P521000 48US	審查中	美國	神經網路之處理方法及其伺服器與電子裝置	17/562,700		經濟部技術處	發明
	72	161	P521000 52TW	審查中	中華民國	神經網路模型的量化方法及深度學習加速器	110148077		經濟部技術處	發明
		162	P521000 52US	審查中	美國	神經網路模型的量化方法及深度學習加速器	17/560,010		經濟部技術處	發明
虛實融合與互動系統	73	163	P511000 05TW	審查中	中華民國	資訊顯示方法及其處理裝置與顯示系統	110146857		經濟部技術處	發明
		164	P511000 05US	審查中	美國	資訊顯示方法及其處理裝置與顯示系統	17/551,197		經濟部技術處	發明

技術類別	案次	件次	件編號	狀態	國家	專利中文名稱	申請號	公告號	委辦單位	專利種類
	74	165	P511000 10CN	審查 中	中國 大陸	用於防止動暈的圖像顯示系統及圖像顯示方法	202111114 413.9		經濟部 技術處	發明
		166	P511000 10TW	審查 中	中華 民國	用於防止動暈之圖像顯示系統及圖像顯示方法	110133053		經濟部 技術處	發明
	75	167	P511000 13TW	審查 中	中華 民國	減緩動暈的影像顯示方法及影像顯示系統	110138578		經濟部 技術處	發明
		168	P511000 13US	審查 中	美國	減緩動暈的影像顯示方法及影像顯示系統	17/529,718		經濟部 技術處	發明
	76	169	P511000 17TW	審查 中	中華 民國	具有感測元件的顯示裝置	110142157		經濟部 技術處	發明
		170	P511000 17US	審查 中	美國	具有感測元件的顯示裝置	17/530,007		經濟部 技術處	發明
	77	171	P511000 26CN	審查 中	中國 大陸	眼球定位方法及其影像處理裝置與影像處理系統	202111508 133.6		經濟部 技術處	發明
		172	P511000 26TW	審查 中	中華 民國	眼球定位方法及其影像處理裝置與影像處理系統	110144566		經濟部 技術處	發明
		173	P511000 26US	審查 中	美國	眼球定位方法及其影像處理裝置與影像處理系統	17/547,221		經濟部 技術處	發明
	78	174	P511000 34CN	審查 中	中國 大陸	透明顯示系統及其控制方法與控制裝置	202111392 198.9		經濟部 技術處	發明
		175	P511000 34TW	審查 中	中華 民國	透明顯示系統及其控制方法與控制裝置	110143178		經濟部 技術處	發明
		176	P511000 34US	審查 中	美國	透明顯示系統及其控制方法與控制裝置	17/530,686		經濟部 技術處	發明
顯示製程與設備技術	79	177	P511000 42CN	審查 中	中國 大陸	封裝結構、天線模塊以及探針卡	202210224 578.X		經濟部 技術處	發明
		178	P511000 42TW	審查 中	中華 民國	封裝結構、天線模組以及探針卡	111106297		經濟部 技術處	發明
		179	P511000 42US	審查 中	美國	封裝結構、天線模組以及探針卡	17/707,964		經濟部 技術處	發明
	80	180	P511000 55TW	審查 中	中華 民國	像素結構	110149563		經濟部 技術處	發明
		181	P511000 55US	審查 中	美國	像素結構	17/566,478		經濟部 技術處	發明

【備註】：本標案公告所包含之專利範圍除專利清單明載外，包含上開專利之延續案、分割案、EPC 申請案指定國別後所包含之各國專利。

二、技術授權標的（137 件）

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
功率元件與模組	1	110	超高頻電晶體製程技術	GaN HEMT 之元件設計、製程整合及驗證技術。本技術可提供授權廠商技術報告、諮詢及部分製程服務。	B5G/6G 通訊系統、毫米波通訊、雷達...等。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	2	100	SiC MOSFET 元件模擬技術	此技術已完成 SiC MOSFET 元件之模擬、設計以及雛型之製作與量測。	工業馬達、電動車、風力發電。	經濟部技術處	工研院創新前瞻技術研究計畫
	3	101	SiC MOSFET 元件模擬及設計技術	此技術已完成 SiC MOSFET 元件之模擬、設計以及雛型之製作與量測。	工業馬達、電動車、風力發電。	經濟部技術處	工研院創新前瞻技術研究計畫
	4	101	SiC MOSFET 元件模擬技術	此技術已完成 SiC MOSFET 元件之模擬、設計以及雛型之製作與量測。	工業馬達、電動車、風力發電。	經濟部技術處	車用規格高功率模組先期技術研發與設備建置計畫
	5	110	SiC MOSFET 高功率元件技術	此技術已完成 SiC MOSFET 元件之模擬、設計以及雛型之製作與量測。	工業馬達、電動車、風力發電。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	6	110	銅基板設計	本計畫開發之碳化矽功率模組採用熱傳導係數為 12W 之高散熱絕緣銅基板進行設計，簡化模組組裝程序，提升整體模組可靠度性能。模組通過工規可靠度測試，其包含溫度循環測試(TCT)，高溫偏壓測試(HTRB)，暫態操作測試(IOL)與振動測試(VVF)。	工業伺服馬達。	經濟部技術處	工業伺服電機節能驅控關鍵組件開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	7	110	高可靠度銅燒結技術	晶片接合材料在確保系統性能和可靠性方面有著至關重要的作用。本研究已開發包括多晶片銅燒結與模組可靠度驗證的關鍵技術。在優化的製程條件下，獲得了無孔隙的銅燒結接點，接點推力強度高達 70 Mpa，通過環境測試條件之技術水準，經歷 TCT (-55~150°C)之可靠度測試，推力強度仍維持 70 MPa 以上。	Si/SiC/GaN 功率模組、陶瓷基板線路增厚、內埋功率模組。	經濟部技術處	工業伺服電機節能驅控關鍵組件開發計畫
	8	110	高頻天線封裝模組技術	利用先進異質整合封裝將高頻功率元件及天線整合，最佳化 AiP 封裝結構設計，縮短訊號通訊路徑、實現高頻寬及晶片密度，以因應 5G、物聯網、衛星通訊等應用。	毫米波通訊，5G，物聯網，衛星通訊。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	9	111	高頻天線封裝模組技術	利用先進異質整合封裝將高頻功率元件及天線整合，最佳化 AiP 封裝結構設計，縮短訊號通訊路徑、實現高頻寬及晶片密度，以因應 5G、物聯網、衛星通訊等應用。	毫米波通訊，5G，物聯網，衛星通訊。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	10	110	功率模組試量產物料管理	功率模組生產線管理程序及實施準則參考。	生產管理、功率半導體、電力電子、功率模組。	經濟部技術處	工研院環境建構總計畫
	11	110	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	經濟部技術處	工業伺服電機節能驅控關鍵組件開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	12	110	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	經濟部技術處	高壓/大功率應用之多階層電力轉換系統(PCS)先期研究計畫
	13	111	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	經濟部技術處	大功率電力轉換系統(PCS)研發計畫(1/4)
	14	111	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	經濟部技術處	化合物半導體元件關鍵技術計畫(1/4)

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	15	111	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	經濟部技術處	工研院創新前瞻技術研究計畫
	16	111	功率模組設計	本計畫開發之功率模組技術包括熱傳，電性及結構應力設計及最佳化技術，藉由模擬設計依據系統端需求規格分析功率元件模組化之晶片及材料溫度，模組電流分布及寄生參數，以及材料之熱應立及變形等參數，可提供模組組裝及模組應用之依據。縮短產品開發時程，提升產品良率。	工業伺服馬達驅動器，電動車，充電樁，太陽能逆變器等。	工研院	自有計畫
半導體光源	17	110	微間距及高解析之 CMOS 與 micro-LED 異質整合	micro-LED 顯示模組技術，以 AR/MR 應用情境需求為導向，可做出高亮度、省電的光機微型化模組，將成為微型顯示技術的新主流。	穿戴裝置、車載、商用顯示器。	經濟部技術處	擴增實境之高亮度暨低功耗微型發光二極體顯示模組開發計畫
	18	110	micro-LED 與 CMOS 異質整合技術	高精度與高密度 micro-LED 陣列與 CMOS 驅動背板接合技術。同時，去除原生 LED 基板，達到磊晶薄膜完整呈現及 micro-LED 陣列正常點亮。	AR/MR、穿戴裝置。	經濟部技術處	擴增實境之高亮度暨低功耗微型發光二極體顯示模組開發計畫
	19	110	QD 光色轉換技術	量子點色轉換技術結合藍光 micro-LED 作為色轉換之架構，可以解決微間距高解析度全彩顯示模組之光色轉換效率不足之關鍵問題。	AR/MR、穿戴裝置、車載、商用顯示器。	經濟部技術處	擴增實境之高亮度暨低功耗微型發光二極體顯示模組開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	20	110	8 吋 GaN-on-Si 無裂縫與翹曲磊晶技術	完成 8 吋 GaN-on-Si 磊晶片，透過調整緩衝層的鋁含量及溫度，降低整體應力與缺陷密度。	GaN B5G/6G 下世代上游關鍵元件需求。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	21	110	8 吋 GaN-on-Si 超高電導率主動層磊晶技術	完成 8 吋 GaN-on-Si 磊晶片，透過調整 2DEG 的結構，提高通道層的溫度讓碳的摻雜量下降，提升 2DEG 的品質。	GaN B5G/6G 下世代上游關鍵元件需求。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	22	110	智慧運動眼鏡光機模組	整合 micro-LED 微型顯示器與微型感測陣列眼追蹤技術於智慧眼鏡應用，開發先進智慧眼鏡光機系統。	(1)Eye-tracking latency < 10 ms (2)Best tracking accuracy < 3 degree	經濟部技術處	工研院創新前瞻技術研究計畫
	23	110	晶片化量子密鑰分發系統技術	由量子力學特性所衍生出的量子密鑰分發，提供了一種安全的加密方式，可保護未來資訊通訊安全。	量子通訊。	經濟部技術處	工研院創新前瞻技術研究計畫
	24	110	量子點色轉換技術	量子點色轉換技術結合藍光 micro-LED 作為色轉換之架構，可以解決微間距高解析度全彩顯示模組之光色轉換效率不足之關鍵問題。	穿戴裝置、車載、商用顯示器。	經濟部技術處	擴增實境之高亮度暨低功耗微型發光二極體顯示模組開發計畫
	25	110	高精度 micro-LED 製程	micro-LED 顯示技術之高效率微晶粒(5 μm size)製作以及小尺寸 LED 效率提升。	AR/MR、物聯網、穿戴裝置與積體式光傳輸，提供眾多具市場前景之系統產品機會。	經濟部技術處	擴增實境之高亮度暨低功耗微型發光二極體顯示模組開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	26	110	自由尺度柔性拼接技術	Micro-LED 受惠於其卓越顯示特性表現 (如亮度、對比、反應速度等)，使其成為備受注目的顯示技術之一。然則，因 micro-LED 顯示技術主要係透過高精度封裝將巨量微型元件週期性地排列於驅動基板上，主要技術困難點在於有效的良率控管以滿足顯示應用之良率需求；此外，為滿足創新顯示應用情境 (如車載)，整合柔性基板之顯示架構需求亦逐漸增加。本技術主要透過導入高精度模組拼接、微孔徑雷射定位鑽孔及模組間微細線路跨接技術於薄型化 micro-LED 柔性顯示模組上，以此達成具備大尺寸之自由尺度柔性顯示器開發。	micro-LED 電視、顯示屏、車用、電競螢幕等應用產品。	經濟部技術處	工研院創新前瞻技術研究計畫
	27	110	智慧運動眼鏡光機模組	整合 micro-LED 微型顯示器與微型感測陣列眼追蹤技術於智慧眼鏡應用，開發先進智慧眼鏡光機系統。	AR/MR、智慧眼鏡等產品應用。	經濟部技術處	工研院創新前瞻技術研究計畫
半導體電子構裝	28	110	超低溫接合技術開發	本研究使用三種不同低溫接合材料進行低溫接合製程評估，使用 Toray FC3000WS 接合機進行 dummy 等級之 Chip on Chip(CoC)製程，藉由 SEM 橫截面觀察接合面微結構，進而選擇合適的低溫接合材料進行 30μm-pitch 微凸塊製程，藉由電性量測、溫度循環測試與高溫儲存測試評估其電性穩定度及熱穩定度。	電子零組件與產品。	經濟部技術處	物聯網尖端半導體技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	29	110	晶圓級模封製程技術開發	隨著現今 FOWLP/FIWLP/WLCSP 的蓬勃發展，其共同面臨之挑戰為如何有效降低模封製程產生的翹曲。本研究旨在開發 12 吋晶圓級模封製程，藉由翹曲量測選擇最佳的製程方式。使用本計畫開發的特殊夾治具進行後烘烤，可有效降低 85% 晶圓及模組翹曲量，成功降低 3.5 cm*3.5 cm 之模組翹曲量至 20 μ m 以下。	電子零組件與產品。	經濟部技術處	物聯網尖端半導體技術計畫
	30	110	異質整合封裝技術	建立 Hybrid bonding 無鐳錫銅對銅直接接合的 CoW 組裝技術，高精度單晶片對位接合（對位誤差 $\leq\pm 0.3\mu$ m），建立超細間距組裝流程（Cu pad pitch $\leq 6\mu$ m）異質晶片整合。	IoT 元件微型化、感測器與 IC 整合之異質組裝。	經濟部技術處	物聯網尖端半導體技術計畫
	31	110	多晶片堆疊整合封裝技術	開發高精度對位及低溫接合方法，將多種不同功能晶片利用系統級封裝技術整合，實現異質整合封裝架構，記憶體、AI 晶片、影像感測器或高速傳輸需求之智慧裝置均需要此技術。	記憶體，AI 晶片，影像感測器，高速傳輸。	經濟部技術處	AI on chip 終端智慧發展計畫
	32	110	封裝模組之熱阻模擬分析	針對封裝常見散熱議題及處理方式，透過模擬分析於初期探討並解決根本問題。	半導體、電子、功率半導體、封裝。	經濟部技術處	可程式 3D 異質集成技術計畫
	33	110	奈米雙晶銅	奈米雙晶銅具有抗電遷移與較好的機械性質，此材料導入 RDL 製程整合中，並完成高密度且具<111>優選方向之晶格，其中 nt-Cu RDL 表面有<111>晶面高達 99.34%，而 nt-Cu array 的 pad 表面晶格方向有將近 80.61%為<111>方向，能夠在 12 吋晶圓電鍍 12 吋晶圓級之奈米雙晶銅。	半導體，IC，智慧製造。	經濟部技術處	物聯網尖端半導體技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	34	110	SiP 構裝設計模擬分析作業程序	以 Package 與模組板的高速電性分析與模擬的需求為出發點所建置的參考作業程序。	記憶體封裝設計、模組板傳輸線設計。	經濟部技術處	AI on chip 終端智慧發展計畫
	35	110	EIC 封裝架構與製程開發	透過中介層內埋技術與扇出型封裝技術整合提供一個高速傳輸與高頻寬的傳輸介面給異質整合多晶片進行高速運算，藉此架構達到接近 2.5D IC 封裝架構的性能與較低的封裝成本。	邊緣運算，AI 智能運算模組，HPC，高速運算模組，感測器。	經濟部技術處	AI on chip 終端智慧發展計畫
	36	110	FCCL-TGP 元件開發與驗證	超薄型/軟板型 TGP 設計技術，提供關鍵技術諮詢服務，例如優化設計、模擬分析、測試驗證，以及散熱整合設計...相關之諮詢服務。	可攜式產品，邊緣運算裝置。	經濟部技術處	AI on chip 終端智慧發展計畫
	37	110	RDLFirstFan-Out 製程	可在 12"平整基板上進行 $\geq 2\mu\text{m}/2\mu\text{m}$ 的細線寬線距 及 $\text{RDL} \geq 2$ 製程。	Chiplet 異質整合，扇出型(Fan-out)封裝技術。	經濟部技術處	AI 晶片異質整合模組前瞻製造平台計畫
	38	110	高速電鍍銅凸塊與重分佈層技術	1. 高速銅電鍍技術	1. 3DIC 2. Fan-out 3. Bumping process	經濟部技術處	可程式 3D 異質集成技術計畫
	39	110	TSV 預製核板製程技術	1. High density TSV array 2. TSV open density > 3%	1. 3DIC 2. Si interposer	經濟部技術處	可程式 3D 異質集成技術計畫
	40	110	有機中介層無光罩 10 μm 導通孔成型技術	1. Maskless 2. 有機中介層乾膜壓合	1. Organic interposer 2. PCB 產業	經濟部技術處	可程式 3D 異質集成技術計畫
	41	110	有機中介層無光罩 10 μm 導通孔成型開發	實現在基板上壓合厚膜類型的介電層或增材層，可搭配使用雷射鑽孔技術在無光罩時一樣能製作出孔徑在 10 μm 以上的導通孔，符合新世代的產品微小化發展趨勢之需求。	厚膜類型的介電層或增材層的導通孔製作。	經濟部技術處	可程式 3D 異質集成技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	42	110	Chip First Fan-Out 製程評估	Chiplet 的彈性架構，異質整合(Heterogeneous Integration)不同製程或不同材料的裸晶(Die)，先將晶片鑲埋在基板內部。接者進行封膠(Molding)。後續將封膠基板與載具作分離。由於封膠基板的面積比晶片大，可以散出(Fan-Out)方式製作於塑膠模上，如此便可容納更多的 I/O 接點數目。可以在效能與成本上取得更佳解決方案，帶動新一波的晶片整合技術發展。	Chiplet 異質整合，扇外型(Fan-out)封裝技術。	經濟部技術處	可程式 3D 異質集成技術計畫
	43	110	AZ-10XT 取代 AZ-9260 之黃光製程開發及乾蝕刻評估	SUSS 機台使用厚光阻 AZ-9260 的代理商(景明)告知從製造商默克公司得到了通知，由於 AZ-9260 含有某種成分(PFOS 表面活性劑)，不再提供 AZ 9260，原廠建議使用一個無 PFOS 的替代產品 AZ-10XT 其有很大程度與 AZ-9260 相同。因此本技資即評估用 AZ-9260 的製程參數用於 AZ-10XT，測試是否能取代 AZ-9260。	光阻特性評估及應用測試。	經濟部技術處	可程式 3D 異質集成技術計畫
	44	110	向量網路分析儀量測理論	向量網路分析儀(Vector Network analyzer)為一種在 RF 量測上應用的儀器，主要用以量測線性微波網路的特性。向量網路分析儀不僅可以量測信號的大小(Magnitude)，同時可以量測信號的相位(Phase)，所以它不僅可以量測具有大小的物理量，還可以量測如：輸入阻抗 Zin、反射係數、頻率響應...等具有大小及相位的物理量，本份量測理論報告將說明向量網路分析儀的理論基礎，與如何正確與適當	SiP 封裝量測。	經濟部技術處	可程式 3D 異質集成技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
				地善用 RF 量測儀器。			
	45	110	垂直式雙面向量網路分析量測之校正方法	向量網路分析儀 (Vector Network Analyzer) 是一個重要的 RF 測試儀器，可以協助開發與廣泛的使用於射頻和高頻應用。同時向量網路分析儀具有獨特的校準技術。雖然如同一般的量測測試設備需先經過原廠校準，並且進行年度檢查以確保其可正常運作，但 VNA 的不同之處在於具有額外的「使用者校準」，可以在進行量測之前由使用者執行，以確保可以精準被校正到量測的基準面。本報告不僅說明一般的網路分析儀校正方法，同時更針對雙面量測機制下的校正方法進行說明。	SiP 封裝量測。	經濟部技術處	可程式 3D 異質集成技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	46	110	厚膜光阻去光阻製程評估報告	在面對少量多變的半導體世代，傳統形式高度較矮的銅錫凸塊接點已不敷使用，因此對於較大高度之銅柱 (copper pillar) 需求日益增加，為製作此高度之銅柱，相對應之厚型乾膜式光阻相關製程日益重要。本案購置之乾膜式光阻去除清潔與有機顯影複合機是將已完成銅柱製程後之乾膜式光阻完全去除，並將晶片表面加以清潔乾淨，完成大高度銅柱之製程需求，並利於接續之後相關製作流程。	高腳數邏輯 IC (High pin logic) 記憶體及行動裝置 (Memory & Mobile) LED 次封裝 (submount) 車用電子元件 (Automotive) 生物醫療裝置 (Medical devices)。	經濟部技術處	可程式 3D 異質集成技術計畫
	47	111	可程式異質整合技術	本技術鎖定可程式 3D 架構、TMV 製程、內埋晶片、Passivation layer 及相關應用。	半導體產業。	經濟部技術處	可程式 3D 異質集成技術計畫
	48	111	異質整合模組技術	本技術鎖定智慧晶片、細線寬製程、laser release layer、passivation layer、Fan-out 技術與應用。	半導體產業。	經濟部技術處	AI 晶片異質整合模組前瞻製造平台計畫
	49	111	類載板 AI 模組技術	本技術鎖定瑕疵檢測、低翹曲結構、最適化電路劃分技術及其應用。	半導體產業。	經濟部技術處	類載板 AI 感測模組最適化架構技術暨應用檢測計畫
	50	111	異質整合架構技術	本技術鎖定中介層內嵌式基板設計、TGP lid 散熱模組、晶圓級低溫接合、小晶片架構及其應用。	半導體產業。	經濟部技術處	AI on chip 終端智慧發展計畫
	51	111	智能運算模型技術	本技術提供 AI 智能轉單系統、超低損耗基板元件技術及其應用。	半導體產業。	工研院	自有計畫
	52	111	智能運算模型技術	本技術提供 AI 智能轉單系統、超低損耗基板元件技術及其應用。	半導體產業。	工研院	自有計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
任意形態顯示與感測製造技術	53	110	3D 多維度控溫貼合熱壓與取放設備系統無塵室空間(Class1,000)與廠務系統建置報告	因應智慧生活發展趨勢須建立 3D 多維度設施與製程技術，故需建置對應的 3D 多維度控溫貼合與熱壓設備系統之無塵室空間(Class 1,000)與廠務系統，使技術開發順利進行。	任意形態設備之空間建置規劃與完成內容，可提供作為任意形態之貼合熱壓與取放設備建置廠務空間參考，其中任意形態設備所製作完成之成品可應用於車載顯示器、車載感測器、白色家電、戶外透明顯示看板、曲面看板等應用。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	54	110	3D 多維度適形化電子製程整合與成型技術	因應智慧移動發展趨勢，開發圖案偏差±3mm 之高精度適形化模塑電子車用中控台互動模組，未來可應用於智慧車艙之儀表板、中控台、把手、天窗等，兼具科技時尚感。	3D 多維度適形化電子應用領域包含消費電子、醫療保健、車用電子、白色家電、穿戴式裝置等。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
取像與影像處理技術	55	110	顯示感知校正技術	已完成慣性感測器、相機、透明顯示器之校正裝置及程式整合。同時建置校正實驗室，包含高精度自動控制系統、照度及色溫調整，適用於多種校正需求。	移動：車載智慧車窗；零售：智慧櫥窗或展售櫃；育樂：展館智慧展示窗；醫療：手術導航。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	56	110	跨域 3D 視覺指導系統整合技術	本系統以智慧眼鏡平台所開發之辨識與空間定位軟硬體規格及各單元功能規格，平台可應用於遠程影音協作服務系統，結合擴增實境眼鏡以及遠距維修引導服務功能，讓現場工作人員與後台管理人員可以即時雙向溝通，有效率地排除設備組裝或維修時遭遇之問題。	工廠管理、遠距裝機、遠距操作教學、遠距維修。	經濟部技術處	跨域 3D 視覺指導系統整合計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	57	110	自動重新定位空間掃描技術	運用已開發之六自由度方位追蹤技術，建立虛物與實物正確的對應方位、尺寸及距離。使用標記測試平均偏差 6.4 mm@1m (<1%)。及可支援 2D&3D 數位內容混合實境內容流程編輯工具，讓使用者能快速、精準且正確地進行 SOP 設計。本技術用於混合實境(Mixed Reality，MR)頭戴式裝置的自動重新定位(relocalization)空間掃描技術。在失去追蹤資訊後，能結合廣角相機取得的影像及慣性感測器(Inertial Measurement Unit，IMU)資料，偵測空間的影像特徵及六軸方位，進行自動重新定位，為 VI-SLAM (Visual Inertial Simultaneous Localization and Mapping)的關鍵技術。	建立虛物與實物正確的對應方位、尺寸及距離(平均偏差<1%)。在重複繞行 40 公尺的路程內，3D 位置平均差異 <1 公尺。	經濟部技術處	次世代環境智能系統技術研發與應用推動計畫
	58	110	智慧運動眼鏡光機模組技術方案	本技術以「高亮度 microLED 視線互動顯示之智慧運動眼鏡系統雛形開發」為核心，透過結合物件與視線對位融合運算、定位辨識追蹤及校正、Metalens 型 Micro LED 顯示、Eye-tracking 眼球追蹤，以整合感測與顯示陣列技術進行運動眼鏡光機模組開發，可導入元宇宙應用中。	? 模擬校正：靜態虛實影像融合精度檢測誤差 < 1 pixel? 虛實影像融合：虛實影像融合視覺等效誤差 < 10 mm。	經濟部技術處	工研院創新前瞻技術研究計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	59	110	人體疼痛智慧感測系統	CPOT 疼痛評估系統用於 ICU 重症病房，是根據 CPOT 規範，對重症病患進行疼痛評估，這項研究與台中榮總合作，分別對病患之臉部表情、肌肉緊張度、肢體動作與生理訊號進行實驗分析，發現臉部表情對疼痛識別最具有鑑別性，臨床上收集了 340 位病患，智慧型 AI 疼痛評估系統辨識率在二分類下可達到 92.21%。	CPOT 臉部表情疼痛辨識率在二分類下，準確度達 92.21%。	經濟部技術處	工研院創新前瞻技術研究計畫
	60	110	異質深度相機校正與檢測技術	建置多元感測元件驗證檢測平台，空間定位自由度：6-DOF、誤差：中心區域 (50%FOV)<1%，提供 AR 穿透式顯示裝置虛實影像疊合檢測服務。異質深度相機校正與驗證平台可應用於多種深度相機與感測器之校正及驗證。本技術構建 RGB-D 深度相機檢測與校正平台，可應用至機器視覺、自駕感知、智慧醫療、AR、VR 與 MR 等裝置上，提供相關裝置生產業者產線上之校正與檢測能力，提升精度、良率與單位時間產量。	- 完成使用機器手臂進行 6-DOF AR 眼鏡虛實影像融合檢測，中心區域檢測誤差 <0.64%。 - 結構光 RGB-D 深度相機 (baseline=31.8mm) 1m 內平均對位誤差 0.2794% ? Active stereo RGB-D 深度相機 (baseline=125mm) 1m 內平均對位誤差 0.0784% - 建置 3D 空間定位所使用之 RGB-D 深度相機檢測與校正平台，1m 內平均檢測與對位誤差 <0.5%。	經濟部技術處	工研院環境建構總計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	61	110	多重觸感擬真回饋及高精度手勢辨識技術	常用於穿戴裝置之整合方案，包含精準手勢指令偵測與觸感回饋：前者整合 2D 與 3D 深度資料進行手部三維骨架模型偵測與手勢辨識的技術，除了可以提供二維靜態手勢，亦增加了二維動態手勢、三維動態手勢，適合多種應用情境。觸覺回饋提供振動波形資料庫，客戶可自訂達 255 種波形，使用標準 BLE 規範建構客製化藍牙振動觸覺回饋服務與 BLE 傳輸格式(單次傳輸 10~20bytes)，模組化設計，提供震動回饋與衝擊回饋兩種模式，已有 VR 手套與球棒打擊回饋兩種驗證產品型態，內部 DSP 回饋演算法速度達 60Hz 以上，單次運算速度為 16ms。提供 windows、android、linux 各式藍牙 API 介面嫁接至各式頭戴式平台，以上從軟、韌、硬體整合觸覺的完整解決方案。	虛擬教育訓練應用 穿戴裝置觸覺回饋 AR/VR 互動控制裝置觸覺感測器。	經濟部技術處	次世代環境智能系統技術研發與應用推動計畫
	62	111	移動式物件偵測與量測技術	本技術是系統性的解決方案，以提供跨域互動如遠距訓練等，結合 3D 互動、力回饋手套設備、與 3D 變形即時內容呈現。	AR/MR、穿戴裝置。	經濟部技術處	智慧感知視聽與觸覺互動科技系統技術研發計畫(1/4)
	63	110	對於混合實境成像使用動態閾值的光源重建法	輕量化且直觀的光源偵測演算法，針對混合實境繪圖進行補強。透過分析全景圖的特徵資訊，運用動態閾值的方法，高效率的篩選出突出的光源資訊，運用此資訊，可以有效增進混合實境繪圖時虛擬物件的光影效果。	單點光源估測，偵測光源位置、面積和強度，補差成像陰影角度誤差小於 30 度。	經濟部技術處	次世代環境智能系統技術研發與應用推動計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	64	110	360 度影像之立體成像技術	立體成像主要需模擬左右眼所看的不同影像，原始 360 影像是以球心為相機拍攝的影像，透過不同的投影方式，將 360 影像投影至虛擬的左右眼即可得到不錯的立體效果，再加上深度估測，進一步將 360 影像依深度變形在投影可得到更好的立體成像效果。	1.給定雙眼距離及匯聚點距離，利用偏軸投影法在 360 影像上計算出左右眼對應之影像。2.根據 360 影像估測相對深度資訊，調整上述左右眼對應之影像，進一步加強立體效果。	經濟部技術處	次世代環境智能系統技術研發與應用推動計畫
	65	110	自動駕駛邊角案例虛實合成暨資料擴增技術	本技術基於影像處理以及相關對位技術架構，於實景中合成虛擬物件結合影像處理技術，達到邊角案例資料集之擴增。	於 Unreal 平台上建置自動駕駛邊角案例虛實 (AR) 影片整合技術(結合錄製之 GPS、影像後，加入 NHTSA Pre-crash 腳本對位合成為邊角案例資料集)。	經濟部技術處	自動駕駛感知次系統攻堅計畫
	66	110	戶外光源即時渲染技術	偵測戶外場景光源，再根據光照參數以及虛擬物體的材質設定，即時地產生符合實際物理現象的材質渲染和陰影遮蔽等成像效果，使虛擬物件能無縫融合於真實場景中，並具有光影即時互動的特性。技術內容包含：(1)戶外光源擷取；(2)虛擬場景建立；和(3)即時擬真渲染等。	使用 360 相機拍攝戶外場景的 360 影像後，以該影像來設定環境光照以及虛擬場景，再於三維空間中太陽的方向設定一個用來模擬太陽光的平行光源，最後交由即時擬真渲染技術做繪製，以得到最後影像，單張畫面成像時間小於 20ms。 *環境光照：強化物件與背景的一致性； *虛擬背景：產生背景場景的幾何架構與影像； *平行光源：產生陰影； *即時擬真渲染：根據以上的設定，快速成像。	經濟部技術處	5G+系統暨應用淬鍊計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	67	110	虛實影像融合技術	本技術包含運動賽事畫面中虛擬廣告置入，可貼齊於運動場地，結合電腦視覺後處理，完成前景分割功能，避免虛擬廣告遮蔽前景物件，達到運動賽事畫面虛實融合目標，進而加值運動賽事效益。	基於兩個網路深度學習模型，於 29.8 TFLOPS(FP16)晶片算力下，1920x1080 影像輸入，於前景分割功能開啟下，虛擬廣告置入 FPS 可達 75。	經濟部技術處	5G+系統暨應用淬鍊計畫
記憶體技術	68	110	鐵電隨機存取記憶體元件 (FRAM)	(1)鐵電記憶體(FRAM)的低耗能表現最為優秀，擬整合 NVM-MCU 與電源管理技術實現超低功耗物聯網終端元件。(2)三維製程技術成功微縮 FRAM 元件平面面積，其操作速度、電荷密度與讀寫壽命皆展現優異水準。(3)利用 FRAM 破壞性讀取特性，其專用周邊讀寫電路設計與模擬，進行產品下線、測試與分析。	嵌入式記憶體。	經濟部技術處	物聯網尖端半導體技術計畫
	69	110	自旋磁性記憶體技術 (SOTMRAM)	(1)可微縮性、直接電流/電壓驅動、高速讀取等特性，並具解決 MCU 所需之嵌入式 SRAM 技術，廣泛應用在嵌入式系統。(2)成功設計新式元件結構與製程，並於 SOT 薄膜層精確控制鐵磁薄膜與絕緣 MgO 層厚度與均勻度，完成雛形元件開發。	非揮發性快取記憶體、嵌入式 SRAM 記憶體應用、IoT 裝置硬體加密應用。	經濟部技術處	物聯網尖端半導體技術計畫
	70	111	磁性記憶體技術	寫入速度快、消耗功率低、耐久度高之非揮發性記憶體。	半導體產業。	經濟部技術處	臺灣資安卓越深耕-半導體及資通訊供應鏈資安關鍵技術發展計畫
	71	111	磁性記憶體技術	寫入速度快、消耗功率低、耐久度高之非揮發性記憶體。	半導體產業。	經濟部技術處	AI on Chip 終端智慧發展計畫
	72	111	磁性記憶體技術	寫入速度快、消耗功率低、耐久度高之非揮發性記憶體。	半導體產業。	經濟部技術處	可程式 3D 異質集成技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
軟性混合電子 (FHE)	73	110	高輸入阻抗耦合式感測模組設計技術	因應長期並準確監控生理訊號需求，需開發高輸入阻抗低壓迫耦合式感測模組，本技術提供高輸入阻抗低壓迫耦合式感測模組前端電路設計與訊號處理演算，兼顧穿戴舒適性與提高生理訊號偵測準確度。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫
	74	110	扭轉可靠度之機電整合設計技術	因應未來智慧生活應用需求，工研院以軟性混合電子系統設計架構，開發可雙軸彎曲之薄型 EMG 模組，通過 10 萬次雙軸彎曲測試 (± 300 符合人體運動舒適需求)，未來可應用於各種輕薄之穿戴電子裝置(生理感測)、智慧織物裝置(電子皮膚)與智慧移動裝置(座艙內部的坐墊、安全帶)等。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子、航太和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫
	75	110	衝擊可靠度之機電整合設計技術	因應未來智慧生活應用需求，工研院以軟性混合電子系統設計架構，開發 0.4cm 耐衝擊之薄型 EMG 模組，通過 IEC 62262 IK06 衝擊規範，未來可應用於各種輕薄之穿戴電子裝置(生理感測)、智慧織物裝置(電子皮膚)與智慧移動裝置(座艙內部的坐墊、安全帶)等。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子、航太和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫
	76	110	軟性混合電子設計平台建構技術	因應軟性混合電子系統整合設計需求，建立結構或應力轉換電性訊號的多重物理模型整合技術，其中核心技術包含應力與電性整合模型與可拉伸線路模型，並以此核心技術等校模型發展成設計工具，協助使用者快速開發其軟性混合電子系統。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	77	110	高感度耦合感測模組設計技術	因應未來智慧生活發展趨勢，工研院以軟性混合電子系統(Flexible Hybrid Electronics，FHE)及面板級封裝重佈線層(Re-distribution Layer，RDL)核心技術為基礎，開發可隔離 0.3mm 衣物厚度之非接觸耦合式肌力感測運動袖套，未來可應用於智慧育樂、運動科技與智慧健康照護等場域。	消費電子、醫療保健、運動健身、車用電子。	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫
	78	110	可拉伸線路布局設計技術	利用非接觸式高辨識度應變量測、三維應變應力轉換及對應之線路布局，提供可拉伸線路布局達到拉伸率 10% 對應的電阻變化率小於 10% 的線路設計。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、航太和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	經濟部技術處	軟性混合電子加值技術與系統應用開發計畫
智慧製造與智能辨識	79	110	記憶體內運算技術	本團隊除了可授權科專所開發之 SRAM CIM macro 之外、亦提供客制 SRAM CIM macro 之設計。	晶片設計。	經濟部技術處	AI on chip 終端智慧發展計畫
	80	110	超高頻晶片與天線整合封裝測試技術	本技術提供準確且快速的微型天線，AiP 天線之 S 參數及場型量測方法。主要分為軟體的操作及量測環境的建立。並提供超高頻天線量測系統的轉台指令，透過 Socket 通訊介面控制轉台，讓使用者可彈性的使用毫米波天線量測系統。	毫米波相關之基板，天線，元件，電路特性測試驗證。	經濟部技術處	B5G/6G 高頻高功率電子元件與模組計畫
	81	110	影像與雙雷達整合模組 (Hybrid Ramera TM)	(1) 影像感測與長距(200m)雷達，短距(50m)雷達三者，以單板 PCB 整合之智慧感測融合模組(Hybrid RameraTM)。(2) 硬體電路圖，PCB 布局設計，BoM，實體電路板等。	77GHz 頻段 LRR，最大前視偵測距離:200m; 79GHz 頻段 SRR，最大前視偵測距離:50m。影像感測同步顯示偵測物體距離與速度資訊。	經濟部技術處	自動駕駛感知次系統攻堅計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	82	110	mmWave 球面場天線室操作技術	本技術提供準確且快速的微型天線，AiP 天線之 S 參數及場型量測方法。主要分為軟體的操作及量測環境的建立。並提供超高頻天線量測系統的轉台指令，透過 Socket 通訊介面控制轉台，讓使用者可彈性的使用毫米波天線量測系統。	1. 2D，3D Field pattern: 5GHz to 170GHz 2. [S]: 10MHz to 170GHz	經濟部技術處	工研院環境建構總計畫
	83	110	陣列開關電路	陣列開關設計可以根據不同的晶片需求及使用情境時透過程式控制陣列開關的切換來達到不同的腳位連接，並具有高速訊號傳輸的優化設計。	IC 設計、先進構裝整合。	經濟部技術處	可程式 3D 異質集成技術計畫
	84	110	新型安全晶片通道電路設計	發展硬體防護技術的新型安全晶片通道電路設計，包括 AES、ECC 與 SHA 等加解密認證演算，並實現 FPGA 相關系統驗證硬體電路 IP 功能。可作為廠商資安需求評估，產品資安升級之基礎。	安全防護機制之晶片。	經濟部技術處	臺灣資安卓越深耕-半導體及資通訊供應鏈資安關鍵技術發展計畫
	85	110	AI 加速器晶片 (AIAcceleratorsystemonachip)	提供客製化 AI 加速器 IP 與晶片技術、可根據所需的場域和模型，建議最佳的 AI 加速器規格，以提供快速客製化與驗證服務、技術諮詢並協助場域驗證。	適用於各式影像推論引擎之應用，包含物件分類、物件偵測等	經濟部技術處	物聯網尖端半導體技術計畫
	86	110	微控制器系統晶片 (MCUssystemonachip)	提供 5 級 pipeline，32-bit RV32-IM 指令集的 RISC-V 微控制器與其嵌入式系統晶片，包含 write-back caches、支援外部 DRAM，可處理需大容量的 AI 運算使用、可搭配新興非揮發記憶體 RRAM/FRAM/MRAM、支援非揮發運算等，進行程式瞬間執行和斷電資料保存。	超低功耗晶片設計應用，包括微處理器、長閉順開控制及運算等。	經濟部技術處	物聯網尖端半導體技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	87	110	高精度控制晶片設計	提供高精度控制晶片，以自主化之關鍵技術，提升國內工業伺服電機產業競爭力。藉由動態雜訊消除技術、電流補償校正技術和串列編碼訊號處理技術，以晶片層級整合電機驅動與轉動回授訊號處理，良好介接前級功率元件和電機本體與後級處理器，可容忍相與相間誤差，提升保護反應速度，且整體成本降低，功耗減少。	伺服控制系統、工具機。	經濟部技術處	工業伺服電機節能驅控關鍵組件開發計畫
	88	110	AI 加速器晶片系統 (Reconfigurable and scalable AI Accelerating system)	提供可軟體定義生成的 AI 加速器晶片系統技術、提供可變運算效能的系統解決方案、以及軟體工具套件、設計諮詢、客製化設計服務。	適用於各式影像推論引擎應用，包含物件分類、物件偵測等。	經濟部技術處	AI on chip 終端智慧發展計畫
	89	110	類比混合記憶體內運算整合晶片技術	類針對類比混和記憶體內運算晶片系統設計提供(1)晶片系統架構探索技術(2)系統層級模擬技術(3)FPGA 驗證平台(4)超低功耗類比前端電路 IP。	晶片設計。	經濟部技術處	AI on chip 終端智慧發展計畫
	90	110	智慧感測器之低雜訊類比前端電路技術	自主開發之智慧感測器之低雜訊類比前端接收器電路，該電路可讓訊號路徑上有時間增益之控制補償，等效上提高信號雜訊比，此電路未來可應用於人工智慧類比前端系統。	智慧物聯網之感測器前端讀取電路。	經濟部技術處	AI on chip 終端智慧發展計畫
	91	110	適用於自動測試設備之測試載板開發技術	測試載板之高速通道設計、模擬、分析與驗證技術以及分析流程，其適用於自動測試設備。	建置 IC 與 WLCSP 之測試載板適用於自動測試設備。	經濟部技術處	AI 晶片異質整合模組前瞻製造平台計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	92	110	雷達攝影機動態校準技術	本技術提供智慧雷達攝影機之鏡頭-雷達畸變校正演算法、同/跨車道動態校準演算法，並於實車系統進行 Ramera 軟硬整合之功能驗證，可提升系統資訊穩定度與可靠度，增進產品附加價值。	系統校準後可達 100% 出廠精度。	經濟部技術處	自動駕駛感知次系統攻堅計畫
	93	110	使用電子開關優化電源感測設計技術	1.利用週期性供電特性進行重啟，不須額外增加定時啟動電路。 2.架構複雜度低，支援可擴充性。	輸入電壓：20V~50V。	經濟部技術處	低軌衛星通訊系統技術開發計畫
	94	110	極少瑕疵樣本之深度學習瑕疵篩選技術	自動光學檢測 (AOI)上，提供智慧製造所需之 AI 技術方案時經常出現因生產良率過高導致瑕疵或 NG 資料量過少的問題，使得 OK/NG 類別的樣本數量差別甚大導致模型推論結果失準，亦大幅提高 AI 技術的導入門檻及與落地的困難，此技術確實可以快速解決 AI 產業的最大痛點，所提出異常檢測 (anomaly detection；AD)之少量資料智能視覺檢測方案，希望當瑕疵影像或資料為數不多、甚至完全沒有時，仍可快速訓練，部屬瑕疵檢測系統。優點如下:AD 網路可在無使用任何 NG 影像時獲得>90%之準確率。	影像瑕疵辨識。	經濟部技術處	可程式 3D 異質集成技術計畫
	95	110	中文語音即時辨識	使用 Convolution Neural Networks Transformer(Conformer)的技術，結合 CNN 的快速與局部特徵學習，以及 Transformer 的 attention 機制與整體特徵學習，達到準確度達 88%，辨識速度僅耗時音檔長度 1/10。	廣播電台逐字稿服務、災害通報逐字稿紀錄、智慧耳機語音助理、車用語音助理、YouTube 影片中文字幕。	經濟部技術處	AI on chip 終端智慧發展計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	96	110	AIoT 應用技術	此 3D-LITE 智能量腳系統主要結合軟硬體之設計，並透過 AI 智能辨識來達到可以提供 2D 與 3D 之量測，可以做到足型量測、足壓量測之功能，未來可以擴充鞋類資料建檔，利用 Big Data 大數據分析，達到各種鞋型與鞋墊之客製化。	AIoT 產業。	經濟部技術處	AI on chip 終端智慧發展計畫
	97	110	前段製程與奈米粒子計量技術	wafer oxide fusion bonding 低溫接合技術為 wafer 低溫接合減少製程之內應力與變形誤差，並可以與 Cu 配合作 hybrid bonding,獲取最佳的電性。	半導體，IC，智慧製造。	經濟部技術處	AI 晶片異質整合模組前瞻製造平台計畫
	98	111	智能帳單辨識系統	帳單辨識系統將針對帳單 (Vendor Invoice) 進行文件辨識，處理範圍包含文字及圖形類型等格式，文字類型以座標定位方式擷取相關文字內容；圖形類別將會適當的切割畫面後進行 OCR 辨識轉為文字，此系統能處理繁瑣且高度重複性質的文件建檔動作，加速作業流程，有效提升文件製作效率及人員工作價值。	航運、物流管理。	經濟部技術處	AI on Chip 終端智慧發展計畫
	99	110	深度學習模型推論加速、壓縮技術	支援硬體適應性之 DNN 推論加速技術，該技術可實際考慮硬體運算效能進行模型剪枝與量化。	深度學習相關之模型推論加速，如：智慧影像監控、文件識別、行車即時物件偵測、產線瑕疵檢測、生醫影像診斷...等等物件辨識應用。	經濟部技術處	物聯網尖端半導體技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	100	110	深度學習模型開發平台	深度學習模型開發平台，提供一套系統化工具，降低各行各業進入深度學習領域的難度。該平台包含:(1)圖形化模型編輯介面；(2)模型訓練監測功能；(3)資料可視化、偵錯技術；(4)資料清洗工具；(5)全自動超參數最佳化程序；(6)模型終端裝置推論最佳化等工具。	深度學習相關之模型開發，如：智慧影像監控、文件識別、行車即時物件偵測、產線瑕疵檢測、生醫影像診斷...等等物件辨識應用。	經濟部技術處	物聯網尖端半導體技術計畫
	101	110	深度學習模型訓練加速技術	支援超參數值域限縮、超參數搜尋、提早終止訓練技術、分散式訓練等方式，協助減少投入訓練模型所需人力，並在更短時間內達到需求的模型精確度。	深度學習相關之模型訓練加速，如：智慧影像監控、文件識別、行車即時物件偵測、產線瑕疵檢測、生醫影像診斷...等等物件辨識應用。	經濟部技術處	物聯網尖端半導體技術計畫
	102	110	FPGA-based 高精度訊號延遲控制器	利用 FPGA 設計高精度 39ps 可程式控制訊號延遲電路 IP，應用在訊號產生器、量測等需求。	ATE、Measurement、TDC。	經濟部技術處	物聯網尖端半導體技術計畫
	103	110	高速 PE 模組設計技術	應用在 PCIe-based 之 PE 訊號處理。	ATE、Measurement、TDC。	經濟部技術處	物聯網尖端半導體技術計畫
	104	110	半通用 AI 晶片技術	因應 AI 應用具少量多樣，將以特定領域應用(e.g.影像)定義半通用 AI 晶片系統架構，發展 AI 晶片設計，以滿足該領域各種產品的 AI 運算需求；將特定領域常用之多數深度學習模型共用運算加以晶片模組化，形成半通用 AI 晶片架構，配合可程式化軟體工具因應不同應用需求。	ASIC、FPGA、SoC。	經濟部技術處	AI on chip 終端智慧發展計畫
	105	110	磁控微滴生成技術	開發的磁控微流體，利用磁力產生奈米級微滴，低耗材成本與低汙染風險。無須移動檢體就可完成高效率、高精準的 PCR 自動化檢測。	利用磁力於密閉的微流體環境中產生 1,000 顆以上的微滴，微滴最小約 0.8nL，產生速率達 12.6 顆/秒。	經濟部技術處	工研院創新前瞻技術研究計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	106	110	晶片測試系統整合與驗證	高速 PXIe/PCIe Gen2 模組化 FPGA 平台技術；包含通用型 Evaluation 平台、高速 DDR3 記憶體緩存介面；提供實驗、開發、設計之用途；並同時提供客製化設計服務。	1. Channel Per Slot: 16~32。 2. Max. Clock Rate (MHz): 100。 3. Vector Rate (MHz): 0.5~200。 4. No. of Timing Sets: 32 5. No. of Edges: 4。 6. Timing Formats: NRZ, RZ, RO, RT, SBC, SBO, SBZ, SBT, HI, LO, OFF。 7. Edge Placement Resolution: 39ps。	經濟部技術處	工研院環境建構總計畫
	107	110	智慧型多功能感應器整合平台技術	完成智慧型多重感應器整合平台技術之開發與場域雛型驗證，具備電力品質檢測分析、機台溫度監控以及裝置震動成因分析等功能，屬於工業級之智慧型線上即時監控系統產品。	應用於智慧型工廠即時線上監控設備。	經濟部技術處	物聯網尖端半導體技術計畫
	108	110	異質整合多物理設計平台技術	建構異直整合系統層級多物理設計平台，包括情境導向驅動、晶片內架構設計、資料流的運算與封裝的模型等，特別是 AI 的應用，提前 6~9 個月提供設計者模擬分析效能、功耗、溫度與電源穩定性，可以做設計初期的架構設計與各種元件的置換(如: Foundry Process, IP, Memory, Package, ...)，提前做設計優化，縮短開發時程，提升產品競爭力。	半導體產業。	經濟部技術處	物聯網尖端半導體技術計畫
	109	110	深度學習模型最佳化技術	Deep Learning Model Optimization Technology	開發 CNN 最佳硬體化相關使用者。	經濟部技術處	物聯網尖端半導體技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	110	110	功耗與熱感知電子系統層級平台技術	Power and Thermal-aware ESL Platform Technology	應用於智慧手持裝置、穿戴式裝置、物聯網等應用之系統晶片與產品設計。	經濟部技術處	物聯網尖端半導體技術計畫
	111	110	感測器整合平台	Sensor Integration Platform	智慧城市、智慧家庭、工業控制、教學實驗等物聯網應用。	經濟部技術處	物聯網尖端半導體技術計畫
	112	110	人工智慧晶片設計技術	針對人工智慧晶片設計提供下列技術(1)具多通道 DRAM 記憶體資料存取之人工智慧加速器架構(2)具資料與指令之混合式之資料型態 (3)AI 晶片架構探索自動化技術(4)資料流排程系統與方法。	AI 加速器晶片設計。	經濟部技術處	物聯網尖端半導體技術計畫
	113	110	深度學習編譯技術	提供 AI 晶片深度學習軟體編譯環境，支援客制化 Operator Compute，Operator Schedule，Operator Tiling，Code Gen 及 Runtime 等模組，並整合編譯器框架與 AI 晶片 Backend，可將 NN 模型編譯並進行運算優化，在 AI 晶片或模擬器上執行。	AI 晶片的深度學習編譯器與程式庫。	經濟部技術處	AI on chip 終端智慧發展計畫
	114	110	晶片系統架構設計技術	針對晶片系統設計提供 (1)類比 AI 加速器架構之探索技術(2)類比 AI 加速器之系統層級模擬技術(3)類比 AI 加速器之排程技術	晶片設計。	經濟部技術處	AI on chip 終端智慧發展計畫
	115	110	深度學習計算子圖切割技術 (SubgraphPartition)	本技術應用於深度學習編譯器，圖形層級異質晶片子圖切割技術，透過分析神經網路學習模型的計算圖 (Computational Graph)，依據異質後端硬體特性進行神經網路子圖切割與運算分配，並分析分配後的運算圖，切割成對應後端運算的子圖 (Subgraph)。	深度學習編譯器與執行環境。	經濟部技術處	AI on chip 終端智慧發展計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	116	110	RelayIR 轉 ONNX 之轉換技術 (Relay2ONNX Converter)	本技術應用於深度學習編譯器之深度學習計算圖優化 TVM Relay 模組中，增加 ONNX 格式產生模組，讓第三方編譯軟體可以整合 TVM 圖型優化，並將優化後的計算圖轉化產生 ONNX 格式之深度學習模型，以利透過 TVM 進行異質晶片的 SoC 編譯軟體整合。	深度學習編譯器與執行環境。	經濟部技術處	AI on chip 終端智慧發展計畫
	117	110	空間聲響室內導航技術	依據使用者設定之室內目的地，再以使用者所在位置進行節點式空間方向性聲響合成，進而以聽覺方式引導使用者行走至目的地。	空間聲響合成，合成之室內導航聲響方向角度誤差小於 30 度。	經濟部技術處	次世代環境智能系統技術研發與應用推動計畫
	118	110	嵌入式感知次系統技術	嵌入式感知次系統包含異質感測融合、電腦視覺、深度學習三大部分，可客製化建置不同需求之感知應用，如先進駕駛輔助系統(ADAS)演算法、深度學習物件偵測辨識演算法、異質感測融合演算法、軟硬體整合與系統優化技術、邊角案例之測試與訓練標註資料產生技術。	1. DriveNet、LaneNet、SignNet、LightNet、FreeSpaceNet 之 5 種深度學習網路架構模型。 2. 多功能物件偵測辨識引擎，如四輪車、兩輪車、行人、號誌、燈號等。 3. HDR、Dehaze、Ghost Removal 影像前處理庫。 4. 光達、雷達、影像 3 種感測器融合庫。 5. 多功能 ADAS 功能，如 LDWS、FCWS、BCWS、DOA、BSD 等。 6. 支援多類型 SoC，包含 Qualcomm、Renesas、NXP、Nvidia 等。 7. 支援影像合成與電腦圖學 2 種方式之邊角案例測試與訓練標註資料產生。	經濟部技術處	自動駕駛感知次系統攻堅計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	119	110	自駕車基礎共通平台軟體工具鏈	本技術包含自駕車次系統開發與人性化自駕車模擬技術，其包含感知次系統軟體、路徑規劃、事件與環境情境式決策技術、安全性測試模擬、高速測試模擬、舒適度測試模擬、擬真影片產生器、擬真感測模擬器。	於高通、瑞薩、NXP 等多款商售晶片完成感知模組開發，並於車規晶片完成路晶規劃與決策系統，可建置基於沙崙場域之各種交通情境與 NHTSA Pre-crash 情境。	經濟部技術處	自動駕駛感知次系統攻堅計畫
	120	110	卷積神經網絡模型技術	本技術基於物件偵測網路模型架構，於無解碼流程之條件下，結合電腦視覺後處理，完成物件偵測與語義分割的功能，達到高性價比的目標。	基於一個網路深度學習模型，於 1.5TOPS 晶片算力下，一個 FHD 影像輸入，可同時達到四輪車、兩輪車、行人、紅綠燈、號誌、車道、可行駛區域 7 種功能的即時偵測辨識。	經濟部技術處	自動駕駛感知次系統攻堅計畫
	121	110	處理器平台架構設計	Procoessor Platform Architecture Design	(1)該平台架構含 4 個 ARM A53 核心以及 2 個 ARM R5F 核心，可 bare metal 執行或者基於 linux 作業系統；(2)可支援 ECC DRAM 且提供 Programmable Logic 供使用者開發；(3)並具備多介面，例如 USB、Ethernet、CAN、UART、I2C 以及 GPIO。	經濟部技術處	低軌衛星通訊系統技術開發計畫
	122	110	高性能之異質多核心人工智慧加速器自動化優化技術	AI 編譯器與自動排程優化技術，可以不同之 AI SoC 晶片記憶體架構、異質晶片 IP 整合、深度學習運算之支援、算力效能等差異，進行客製化開發。	Auto-Tuning 自動化編譯排程優化演算法及架構，整合排程評估、排程搜索、排程候選篩選、執行測試數值回饋、取得優化排程等功能，驗證計算性能。	經濟部技術處	工研院創新前瞻技術研究計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
虛實融合與互動系統	123	110	高精度噴墨印刷技術	隨著消費型態與智慧物聯網(AIoT)環境建置及普及率的提升，零售製造業者朝向少量多樣的生產模式來對應多層面客戶的需求。高精密噴墨印刷技術(High accuracy InkJet Printer Technology)提供此種新興量產模式的解決方案，利用微機電(MEMS)壓感控制的高精密噴墨模組(Print Head Module)與微量噴印體積(picoliter,皮升)的控制方式，達到各種材料(包含顯示器發光材料(OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料(OPD、OPV)..等)的圖案化製程，取代製作成本較高，且需要對應不同形態、尺寸、及多種圖形的光罩製程(Mask-Needed Process)，如真空沉積鍍膜(CVD)、真空濺鍍製程(Sputter Process)與 OLED 蒸鍍製程等。此篇技資係針對目前可供應高精密噴墨印刷設備為出發點，分析目前現有噴印材料的應用面、研究面以及目前工研院正開發中之可噴印式薄膜封裝材料的製程運用，進行噴印製程應用之技術與評估報告，後續供噴墨印刷的建置者評估與參考。	各種材料(包含顯示器發光材料(OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料(OPD、OPV)..等)的圖案化製程。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	124	110	抗干擾多人互動辨識技術	本技術整合多視野空間座標精準融合，結合眼球追蹤、肢體追蹤、觸控複合感知，進行指向互動配對、互動優先權判斷，以多重特徵同群配對技術和雙相機重疊影像重複目標去除演算法等核心技術專利，達到多人抗干擾互動之技術優勢。	零售智慧櫥窗或智慧展售櫃、車載智慧車窗、展館智慧展示窗、醫療手術導航系統。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	125	110	適應性模型遷移學習辨識技術	開發適應性模型遷移學習之辨識技術，自動化目標物分類、小量樣本執行圖像數據擴增之方式，可縮短樣本模型整體作業時間及辨識精準度的提升，且因應場域變化與需求進行數據檢視，以利各場域導入應用並兼具優異的辨識成效。	智慧零售、智慧育樂、智慧展館、智慧移動。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	126	110	低繞射透明顯示技術	本計畫開發之低繞射面板結構設計，除可降低面板背景光源繞射現象，解決透明顯示器之背景影像模糊狀況，除提升背景影像清晰度與視覺可視性外，亦兼具高透明及降低顯示器黃化之現象。	智慧零售、智慧育樂、智慧醫療、智慧移動。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	127	110	內嵌光感測顯示技術	本計畫開發光感測元件與TFT陣列背板整合結構，並完成環境光感測補償演算法架構。未來可應用於透明顯示場域，滿足人眼舒適或及時安全資訊傳遞之需求。	智慧零售、智慧育樂、智慧醫療、智慧移動。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	128	110	高人因舒適性虛實融合技術	本系統整合慣性感測器、感測相機模組與透明顯示器，於車窗上呈現恆定參考圖像，並藉由姿態反應預告行車狀態，以及根據載具動態進行融合資訊位置補償，可降低虛實融合操作下的動暈不適感。	車載智慧車窗、展館智慧展示窗。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	129	110	大尺寸低延時虛實融合顯示技術	本低延時虛實融合系統藉由使用者位置預偵測，預先框定使用者區域進行後續辨識處理，可降低大尺寸畫面的AI辨識預算負載，解決大尺寸虛實融合應用的系統處理延時問題。	零售智慧櫥窗或智慧展售櫃、車載智慧車窗、展館智慧展示窗。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	130	110	浮空按鍵顯示模組系統	浮空按鍵顯示模組系統是非接觸應用中最具吸引力的技術之一，因為它可以在不需要任何可穿戴設備和儀器下提供水平和垂直視差，多人可觀測視角並提供圖像立體深度之三維擬真視覺。此外，本技術具有低成本、小尺寸、低功耗等表現。這些特性將更容易提高運營商和大眾的接受度，可有效的作為防疫各項應用整合，取代傳統按鍵，用以降低病毒傳播速度。	各類非接觸選單與按鍵應用，如電梯、ATM、售票機、選單機。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	131	110	多維度控溫貼合技術	因應智慧生活發展趨勢，開發多維度控溫貼合結構設計與製程整合技術，驗證軟性面板貼合於Rx和Ry為1,800mm和1,800mm光學級塑膠載具，未來可應用於智慧車艙之儀表板與中控面板等場域。	曲面電子應用領域包括消費電子、醫療保健、運動健身、車用電子、航太和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID等。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
	132	110	高斷差結構補償與分析技術	因應未來智慧場域裝置的多樣性及高階封裝應用需求，工研院開發無光罩高景深且高解析數位圖案化技術整合解決方案，驗證應用於重佈線層(Re-distribution Layer，RDL)表面16 μ m段差之補償技術，成為未來可應用於先進IC載板與高階面板級先進封裝需求。	面板級封裝，IC載板，探針卡。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	133	110	整合薄膜被動元件之 RDL 載板結構設計技術	因應 5G 通訊系統的發展趨勢，工研院利用超高景深圖案化製程技術與高填孔濺鍍技術，設計 5G 帶通訊濾波器(3.5GHz & 26GHz)整合於扇出型面板級封裝重佈線層(Re-distribution Layer，RDL)，降低射頻無線通訊訊號傳輸衰減率，實現電路面積輕薄短小應用需求，提供 5G 通訊系統微縮化的最佳解決方案。	面板級封裝，IC 載板，探針卡。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
DLT 無光罩技術	134	110	IJP 顯示材料技術製程驗證	噴墨印刷技術(InkJet Printer Technology)提供各種材料(包含顯示器發光材料(OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料(OPD、OPV)..等)的噴印製程，取代製作成本較高，且需要對應不同形態、尺寸、及多種圖形的光罩製程(Mask-Needed Process)，如真空沉積鍍膜(CVD)、真空濺鍍製程(Sputter Process)與 OLED 蒸鍍製程等。此篇技資係針對目前可供應噴墨印刷設備為出發點，分析目前現有噴印材料的應用面、研究面以及目前工研院正開發中之可噴印式薄膜封裝材料的製程運用，進行噴印製程應用之技術與評估報告，後續供噴墨印刷的建置者評估與參考。	有機光電元件與材料(OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料(OPD、OPV)..等)噴印製程。	經濟部技術處	無光罩噴印材料與製程驗證技術計畫

技術類別	項次	產出年度	技術名稱	技術特色	可應用範圍	委辦單位	計畫名稱
	135	110	DLT 數位曝光材料製程驗證	因應智慧生活場域少量多樣客製化產品彈性製造需求，工研院開發無光罩數位圖案化製程整合技術解決方案，能大幅降低傳統光罩高昂成本與製造往來時間，並替未來新興產品開發打樣、試產開拓新途徑。	創新利基市場開發少量多樣化客製化產品，如智慧移動、醫療、零售及育樂之多元應用新興場域。	經濟部技術處	無光罩噴印材料與製程驗證技術計畫
面板級製程技術新應用	136	106	扇外型封裝 FOPLP 力學模擬技術	面板級扇外型封裝 FOPLP 之薄膜機械特性量測技術，乃建立 FOPLP 取下與結構熱應力模擬技術，以分析 FOPLP 取下與可靠度測試的失效風險，提高 FOPLP 良率與性能，降低開發成本。	穿戴式顯示裝置、智慧行動裝置、IOT 裝置、高效能伺服器等之晶片應用。	經濟部技術處	面板級製程技術新應用開發計畫
	137	107	面板級扇外型封裝晶片取置接合、膜封與離型取下技術	運用面板級之取下與貼合設備，搭配 SMC 模封材料，完成低翹曲 RDL-first FOPLP 結構與取下技術開發，以提高 FOPLP 後段製程良率，降低開發成本。	穿戴式顯示裝置、智慧行動裝置、IOT 裝置、高效能伺服器等之晶片應用。	經濟部技術處	面板級製程技術新應用開發計畫