



113 年度工研院電子與光電系統研究所

智慧顯示、晶片設計與異質整合等相關研發成果非專屬授權案

- 一、主辦單位：財團法人工業技術研究院（以下簡稱「工研院」）。
- 二、非專屬授權標的：本案授權標的包含研發成果專利 72 案 152 件及技術 107 件，詳如附件。
- 三、非專屬授權廠商資格：國內依中華民國法令組織登記成立且從事研發、設計、製造或銷售之公司法人。
- 四、公開說明會：
 - （一）舉辦時間：民國（下同）113 年 5 月 10 日下午 2 時至 3 時。
 - （二）舉辦地點：以線上會議方式舉辦。
 - （三）報名須知：採電子郵件方式報名。有意報名者，請於 113 年 5 月 9 日中午 12 時整（含）前以電子郵件向本案聯絡人報名（主旨請註明「113 年度工研院電子與光電系統研究所智慧顯示、晶片科技設計與異質整合等相關研發成果非專屬授權案：公開說明會報名」，並於內文中陳明：公司名稱、公司電話、參與人數、姓名、職稱）。工研院「技轉法律中心」聯絡人將於 113 年 5 月 9 日下午 5 時整（含）前發送電子郵件回覆並告知公開說明會會議資訊。
- 五、聯絡人：工研院技術移轉與法律中心 黃小姐
電話：+886-3-591-3935
傳真：+886-3-582-0466
電子信箱：ycmhuang@itri.org.tw
地址：31057 新竹縣竹東鎮中興路四段 195 號 51 館 110 室

附件：

一、研發成果專利授權標的 (72 案 152 件)

(一) 智慧顯示互動系統

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
1	1	P51120076TW	互動指標的辨識系統與辨識方法	中華民國	審查中	112151596	20231229	經濟部產業技術司
	2	P51120076CN	互動指標的辨識系統與辨識方法	中國大陸	審查中	202410138397.4	20240131	經濟部產業技術司
2	3	P51120070TW	軟性條狀物模擬方法及系統	中華民國	審查中	112150294	20231222	經濟部產業技術司
3	4	P51120062TW	多感測器協調方法、處理裝置與資訊顯示系統	中華民國	審查中	113106215	20240221	經濟部產業技術司
4	5	P51120055TW	封裝結構	中華民國	審查中	112150217	20231222	經濟部產業技術司
	6	P51120055CN	封裝結構	中國大陸	審查中	202311841624.1	20231228	經濟部產業技術司
5	7	P51120027TW	抗暈顯示方法、處理裝置與資訊顯示系統	中華民國	審查中	112148209	20231212	經濟部產業技術司
	8	P51120027CN	抗暈顯示方法及其處理裝置與信息顯示系統	中國大陸	審查中	202410201707.2	20240223	經濟部產業技術司
6	9	P51120009US	浮空成像顯示裝置	美國	審查中	18/382,472	20231020	經濟部產業技術司
	10	P51120009TW	浮空成像顯示裝置	中華民國	審查中	112131507	20230822	經濟部產業技術司
	11	P51120009CN	浮空成像顯示裝置	中國大陸	審查中	202311209758.1	20230919	經濟部產業技術司
7	12	P51120005TW	平面式透明天線結構	中華民國	審查中	113102792	20240124	經濟部產業技術司
8	13	P51120004TW	平面式透明天線結構	中華民國	審查中	113102790	20240124	經濟部產業技術司
9	14	P51120003TW	模組化立體顯示系統及顯示方法	中華民國	審查中	112143216	20231109	經濟部產業技術司
10	15	P51110075TW	透明投影膜結構	中華民國	審查中	112147151	20231205	工研院
	16	P51110075CN	透明投影膜結構	中國大陸	審查中	202410089053.9	20240122	工研院
11	17	P51110074US	浮空顯示組件及可組合式浮空顯示陣列	美國	審查中	18/368,354	20230914	經濟部產業技術司
	18	P51110074CN	浮空顯示組件及可組合式浮空顯示陣列	中國大陸	審查中	202310813014.4	20230704	經濟部產業技術司
12	19	P51110070US	曝光不良影像的修正系統和修正方法	美國	審查中	18/384,083	20231026	經濟部產業技術司
	20	P51110070TW	曝光不良影像的修正系統和修正方法	中華民國	審查中	112141101	20231026	經濟部產業技術司
13	21	P51110068US	光源模組	美國	審查中	18/518,612	20231124	經濟部產業技術司



案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
	22	P51110068TW	光源模組	中華民國	審查中	112145502	20231124	經濟部產業技術司
	23	P51110068CN	光源模組	中國大陸	審查中	202311597232.5	20231124	經濟部產業技術司

(二) 半導體晶片設計

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
14	24	P52100049US	人工智慧加速器及其運作方法	中華民國	審查中	18/383,819	20231025	經濟部產業技術司
15	25	P52070065TWA1	光電系統	中國大陸	獲證	107216590	20181206	經濟部標準檢驗局
16	26	P51120072TW	神經網路模型的深度學習編譯方法及儲存對應程式之非暫態電腦可讀取媒體	中華民國	審查中	112150627	20231225	經濟部產業技術司
	27	P51120072CN	神經網路模型的深度學習編譯方法及計算機可讀取媒體	中華民國	審查中	202410183302.0	20240219	經濟部產業技術司
17	28	P51120068US	浮點數記憶體內運算裝置及其指數儲存運算模組與尾數儲存運算模組	中華民國	審查中	18/397,726	20231227	經濟部產業技術司
	29	P51120068TW	浮點數記憶體內運算裝置及其指數儲存運算模組與尾數儲存運算模組	中國大陸	審查中	112151044	20231227	經濟部產業技術司
	30	P51120068CN	存內運算裝置及其指數存儲運算模塊與尾數存儲運算模塊	中華民國	審查中	202311821909.9	20231227	經濟部產業技術司
18	31	P51120066TW	磁記憶體裝置及其製造方法	中國大陸	審查中	112149310	20231218	經濟部產業技術司
	32	P51120066CN	磁存儲器裝置及其制造方法	美國	審查中	202410093600.0	20240123	經濟部產業技術司
19	33	P51120063TW	用於稀疏注意力運算的演算法	中華民國	審查中	112149616	20231220	經濟部產業技術司
	34	P51120063CN	用於稀疏注意力運算的方法	中國大陸	審查中	202311759045.2	20231220	經濟部產業技術司
20	35	P51120060TW	用於量子位元的訊號傳輸裝置及量子計算機系統	中華民國	審查中	112150824	20231226	經濟部產業技術司
	36	P51120060CN	用於量子比特的信號傳輸裝置及量子計算機系統	中華民國	審查中	202410271901.8	20240311	經濟部產業技術司
21	37	P51120059US	半導體裝置及其製造方法	中華民國	審查中	18/396,323	20231226	經濟部產業技術司
	38	P51120059TW	半導體裝置及其製造方法	中華民國	審查中	112147897	20231208	經濟部產業技術司
	39	P51120059CN	半導體裝置及其製造方法	中國大陸	審查中	202311793182.8	20231225	經濟部產業技術司
22	40	P51120058US	功率放大器	美國	審查中	18/396,300	20231226	經濟部產業技術司
	41	P51120058TW	功率放大器	中國大陸	審查中	112150675	20231226	經濟部產業技術司
	42	P51120058CN	功率放大器	美國	審查中	202311804735.5	20231226	經濟部產業技術司



案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
23	43	P51120054US	資料處理裝置及其方法	中華民國	審查中	18/397,784	20231227	經濟部產業技術司
	44	P51120054TW	資料處理裝置及其方法	美國	審查中	112151047	20231227	經濟部產業技術司
24	45	P51120052US	數位類比轉換器及其操作方法	中華民國	審查中	18/391,683	20231221	經濟部產業技術司
	46	P51120052TW	數位類比轉換器及其操作方法	中國大陸	審查中	112148589	20231213	經濟部產業技術司
25	47	P51120048US	模糊物件偵測系統及模糊物件偵測方法	美國	審查中	18/544,451	20231219	經濟部產業技術司
	48	P51120048TW	模糊物件偵測系統及模糊物件偵測方法	中華民國	審查中	112147842	20231208	經濟部產業技術司
26	49	P51120047TW	異常偵測裝置及其方法	中華民國	審查中	112148596	20231213	經濟部產業技術司
	50	P51120047CN	異常偵測裝置及其方法	中國大陸	審查中	202410174787.7	20240207	經濟部產業技術司
27	51	P51120046US	全氧化物電晶體結構及其製作方法、包含前述結構之顯示面板	美國	審查中	18/397,244	20231227	經濟部產業技術司
	52	P51120046TW	全氧化物電晶體結構及其製作方法、包含前述結構之顯示面板	中華民國	審查中	112151045	20231227	經濟部產業技術司
28	53	P51120045US	數論轉換運算電路	美國	審查中	18/408,586	20240110	工研院
	54	P51120045TW	數論轉換運算電路	中華民國	審查中	113100067	20240102	工研院
29	55	P51120043US	半導體裝置及半導體裝置間的通訊方法	美國	審查中	18/395,758	20231226	經濟部產業技術司
	56	P51120043TW	半導體裝置及半導體裝置間的通訊方法	中華民國	審查中	112146034	20231128	經濟部產業技術司
	57	P51120043JP	半導體裝置及半導體裝置間的通訊方法	日本	審查中	2024-031064	20240301	經濟部產業技術司
	58	P51120043CN	半導體裝置及半導體裝置間的通信方法	中國大陸	審查中	202410021122.2	20240105	經濟部產業技術司
30	59	P51120037US	深度強化學習的演算系統及其演算方法	美國	審查中	18/393,464	20231221	經濟部產業技術司
	60	P51120037TW	深度強化學習的演算系統及其演算方法	中華民國	審查中	112144444	20231117	經濟部產業技術司
	61	P51120037CN	深度強化學習的演算系統及其演算方法	中國大陸	審查中	202410094627.1	20240123	經濟部產業技術司
31	62	P51120028US	用於預測高速小型物體的碰撞區域的裝置及方法	美國	審查中	18/389,677	20231219	經濟部產業技術司
	63	P51120028TW	用於預測高速小型物體的碰撞區域的裝置及方法	中華民國	審查中	112146045	20231128	經濟部產業技術司
32	64	P51120021TW	用於控制馬達的處理器、馬達控制裝置及控制方法	中華民國	審查中	112145900	20231127	經濟部產業技術司
33	65	P51120020US	用於操控車輛的裝置及方法	美國	審查中	18/403,736	20240104	經濟部產業技術司
	66	P51120020TW	用於操控車輛的裝置及方法	中華民國	審查中	112141909	20231101	經濟部產業技術司

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
	67	P51120020JP	用於操控車輛的裝置及方法	日本	審查中	2024-014694	20240202	經濟部產業技術司
	68	P51120020CN	用於操控車輛的裝置及方法	中國大陸	審查中	202410014093.7	20240104	經濟部產業技術司
34	69	P51120012US	用於量子電腦的控制訊號傳輸裝置	美國	審查中	18/432,057	20240205	經濟部產業技術司
	70	P51120012TW	用於量子電腦的控制訊號傳輸裝置	中華民國	審查中	112141872	20231031	經濟部產業技術司
	71	P51120012CN	用于量子計算機的控制信號傳輸裝置	中國大陸	審查中	202311673329.X	20231207	經濟部產業技術司
35	72	P51120011US	陣列開關電路系統	美國	審查中	18/427,337	20240130	經濟部產業技術司
	73	P51120011TW	陣列開關電路系統	中華民國	審查中	112142630	20231106	經濟部產業技術司
	74	P51120011CN	陣列開關電路系統	中國大陸	審查中	202410006347.0	20240103	經濟部產業技術司
36	75	P51110045US	硬體感知零成本神經網路架構搜尋系統及其網路潛力評估方法	美國	審查中	18/349,982	20230711	經濟部產業技術司
	76	P51110045CN	硬件感知零成本神經架構搜尋系統及其網路潛力評估方法	中國大陸	審查中	202310800052.6	20230703	經濟部產業技術司

(三) 異質整合智能系統

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
37	77	P51120078TW	光模塊封裝架構	中華民國	審查中	113103379	20240129	經濟部產業技術司
	78	P51120078CN	光模塊封裝架構	中國大陸	審查中	202410189182.5	20240220	經濟部產業技術司
38	79	P51120064US	再封裝結構	美國	審查中	18/396,378	20231226	經濟部產業技術司
	80	P51120064TW	再封裝結構	中華民國	審查中	112150008	20231221	經濟部產業技術司
	81	P51120064CN	再封裝結構	中國大陸	審查中	202410068535.6	20240117	經濟部產業技術司
39	82	P51120061TW	電子裝置及其操作方法	中華民國	審查中	112150147	20231221	經濟部產業技術司
40	83	P51120026US	天線封裝散熱結構	美國	審查中	18/474,239	20230926	經濟部產業技術司
	84	P51120026TW	天線封裝散熱結構	中華民國	審查中	112136704	20230926	經濟部產業技術司
	85	P51120026CN	天線封裝散熱結構	中國大陸	審查中	202311632749.3	20231130	經濟部產業技術司
41	86	P51120025US	封裝結構及其製造方法	美國	審查中	18/430,505	20240201	經濟部產業技術司
	87	P51120025TW	封裝結構及其製造方法	中華民國	審查中	112145984	20231128	經濟部產業技術司
	88	P51120025CN	封裝結構及其製造方法	中國大陸	審查中	202311686499.1	20231208	經濟部產業技術司



案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
42	89	P51120023US	具高散熱效能浸沒式冷卻熱交換器架構	美國	審查中	18/398,151	20231228	工研院
	90	P51120023TW	散熱器及使用此散熱器的浸沒槽	中華民國	審查中	112151250	20231228	工研院
	91	P51120023CN	具高散熱效能浸沒式冷卻熱交換器架構	中國大陸	審查中	202311841731.4	20231228	工研院
43	92	P51120018TW	半導體封裝件及其製造方法	中華民國	審查中	112136811	20230926	經濟部產業技術司
	93	P51120018CN	半導體封裝件及其製造方法	中國大陸	審查中	202410002349.2	20240102	經濟部產業技術司
44	94	P51120008US	翹曲抑制的元件內埋結構	美國	審查中	18/405,601	20240105	經濟部產業技術司
	95	P51120008TW	翹曲抑制的元件內埋結構	中華民國	審查中	113100528	20240105	經濟部產業技術司
45	96	P51120007TW	資料中心及其相變化冷卻液分配單元	中華民國	審查中	113100019	20240102	經濟部產業技術司
46	97	P51110054US	晶片封裝結構及其製作方法	美國	審查中	18/347,594	20230706	經濟部產業技術司
47	98	P51110021US	多晶片拼接封裝設計方法及應用其之系統	美國	審查中	18/399,154	20231228	經濟部產業技術司
	99	P51110021TW	多晶片拼接封裝設計方法及應用其之系統	中華民國	審查中	112142044	20231101	經濟部產業技術司
	100	P51110021CN	多蕊片拼接封裝設計方法及應用其的系統	中國大陸	審查中	202410184682.X	20240219	經濟部產業技術司

(四) Intelligent power

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
48	101	P51120071US	具有可拆卸功能的功率模組	美國	審查中	18/597,483	20240306	經濟部產業技術司
	102	P51120071TW	具有可拆卸功能的功率模組	中華民國	審查中	112149942	20231221	經濟部產業技術司
	103	P51120071CN	具有可拆卸功能的功率模塊	中國大陸	審查中	202410043927.7	20240111	經濟部產業技術司
49	104	P51120049TWC1	功率模組外殼	中華民國	審查中	113301063	20240305	經濟部產業技術司
	105	P51120049TW	功率模組外殼	中華民國	審查中	113300002	20240102	經濟部產業技術司
	106	P51120049CN	功率模組外殼	中國大陸	審查中	202430030518.4	20240117	經濟部產業技術司
50	107	P51120019TW	功率半導體元件及用於其的製造方法	中華民國	審查中	113100050	20240102	經濟部產業技術司
51	108	P51120017US	功率半導體裝置	美國	審查中	18/401,842	20240102	經濟部產業技術司
	109	P51120017TW	功率半導體裝置	中華民國	審查中	112135765	20230919	經濟部產業技術司
	110	P51120017CN	功率半導體裝置	中國大陸	審查中	202311339410.4	20231016	經濟部產業技術司



案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
52	111	P51120016US	半導體元件	美國	審查中	18/402,748	20240103	經濟部產業技術司
	112	P51120016TW	半導體元件	中華民國	審查中	112139244	20231013	經濟部產業技術司
53	113	P51120013US	半導體功率元件	美國	審查中	18/484,430	20231010	經濟部產業技術司
	114	P51120013TW	半導體功率元件	中華民國	審查中	112131602	20230823	經濟部產業技術司
54	115	P51120001US	功率模組封裝結構	美國	審查中	18/415,677	20240118	經濟部產業技術司
	116	P51120001TW	功率模組封裝結構	中華民國	審查中	112149388	20231219	經濟部產業技術司
	117	P51120001CN	功率模組封裝結構	中國大陸	審查中	202410075542.9	20240118	經濟部產業技術司
55	118	P51110066US	功率模組外殼設計	美國	審查中	29/897,856	20230719	經濟部產業技術司
	119	P51110066CN	功率模塊外殼的本體	中國大陸	審查中	202330469600.2	20230726	經濟部產業技術司

(五) 智慧混合電子

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
56	120	P51120067TW	電容器以及電子裝置	中華民國	審查中	113107046	20240227	經濟部產業技術司
57	121	P51120050US	混合接合結構以及顯示面板	美國	審查中	18/432,086	20240205	經濟部產業技術司
	122	P51120050TW	混合接合結構以及顯示面板	中華民國	審查中	112151004	20231227	經濟部產業技術司
	123	P51120050CN	混合接合結構以及顯示面板	中國大陸	審查中	202311830837.4	20231227	經濟部產業技術司
58	124	P51120022TW	觸感回饋系統及產生觸感回饋的方法	中華民國	審查中	113110061	20240319	經濟部產業技術司
59	125	P51120015US	生理訊號量測系統、生理訊號量測方法及生理訊號量測電極	美國	審查中	18/607,694	20240318	經濟部產業技術司
	126	P51120015TW	生理訊號量測系統、生理訊號量測方法及生理訊號量測電極	中華民國	審查中	112149513	20231219	經濟部產業技術司
60	127	P51120006US	軟性電子裝置	美國	審查中	18/420,789	20240124	經濟部產業技術司
	128	P51120006TW	軟性電子裝置	中華民國	審查中	112143807	20231114	經濟部產業技術司
61	129	P51110073US	模塑電子組件	美國	審查中	18/506,151	20231110	經濟部產業技術司
	130	P51110073TW	模塑電子組件	中華民國	審查中	112141687	20231031	經濟部產業技術司
	131	P51110073CN	模塑電子組件	中國大陸	審查中	202311481425.4	20231108	經濟部產業技術司
62	132	P51110062US	生理訊號量測系統、生理訊號量測方法及行動裝置保護殼	美國	審查中	18/377,063	20231005	經濟部產業技術司



案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
	133	P51110062TW	生理訊號量測系統、生理訊號量測方法及行動裝置保護殼	中華民國	審查中	112137060	20230927	經濟部產業技術司
	134	P51110062CN	生理信號測量系統、生理信號測量方法及移動裝置保護殼	中國大陸	審查中	202311260009.1	20230927	經濟部產業技術司
63	135	P51110057US	堆疊線路結構	美國	審查中	18/452,566	20230821	經濟部產業技術司
	136	P51110026USC1	生理感測裝置	美國	審查中	18/454,074	20230823	經濟部產業技術司

(六) 微型光電元件與系統

案次	件次	件編號	專利名稱	國家	狀態	申請號	申請日	委辦單位
64	137	P51120042US	影像補償裝置	美國	審查中	18/396,725	20231227	經濟部產業技術司
	138	P51120042TW	影像補償裝置	中華民國	審查中	112151078	20231227	經濟部產業技術司
65	139	P51120041US	用於檢測發光單元的檢測面板以及包括其的檢測裝置	美國	審查中	18/393,681	20231222	經濟部產業技術司
	140	P51120041TW	用於檢測發光單元的檢測面板以及包括其的檢測裝置	中華民國	審查中	112146654	20231130	經濟部產業技術司
66	141	P51120040US	光學模組及近眼顯示器	美國	審查中	18/391,666	20231221	經濟部產業技術司
	142	P51120040TW	光學模組及近眼顯示器	中華民國	審查中	112148654	20231214	經濟部產業技術司
67	143	P51120039US	雙向透明顯示器	美國	審查中	18/542,771	20231218	經濟部產業技術司
	144	P51120039TW	透明顯示裝置	中華民國	審查中	112143533	20231110	經濟部產業技術司
68	145	P51120038US	近眼顯示裝置	美國	審查中	18/422,009	20240125	經濟部產業技術司
	146	P51120038TW	近眼顯示裝置	中華民國	審查中	112151077	20231227	經濟部產業技術司
69	147	P51120036US	半導體元件	美國	審查中	18/542,737	20231217	經濟部產業技術司
	148	P51120036TW	半導體元件	中華民國	審查中	112143297	20231109	經濟部產業技術司
	149	P51120036JP	半導體元件	日本	審查中	2024-008698	20240124	經濟部產業技術司
70	150	P51120035US	光晶片結構及光通訊封裝	美國	審查中	18/403,760	20240104	經濟部產業技術司
	151	P51120035TW	光晶片結構及光通訊封裝	中華民國	審查中	112145097	20231122	經濟部產業技術司
71	152	P51090036USC1	頭戴式眼動追蹤系統	美國	審查中	18/482,010	20231005	經濟部產業技術司

二、技術授權標的 (107 件)

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
1	112	智慧顯示互動系統	新低溫透明基板 T300B PI 之塗佈製程開發	新低溫透明基板之塗佈製程開發，利用現行玻璃設備製作軟性顯示器所需之材料，包括塗佈型軟性基板材料、塗佈型離型層。透過本技術可以成熟塗佈設備完成基板製作，並於完成軟性顯示器製作後，以簡易切割方式取下	透過塗佈型軟性基板與離型層材料技術，將材料依特定設計成型於玻璃上形成一軟性基板結構此結構具有於製程中不易脫落，完成製程後可以輕易取下的特色。可應用於軟性有機光電元件技術開發。	工研院環境建構總計畫
2	112	智慧顯示互動系統	無光罩數位圖案化	本計畫內容從 LTPS-TFT 的低應力、阻水氧等製程結構設計，到 PI 從玻璃基板使用雷射取下、進行曲面貼合驗證等，逐一完成我們設計的驗證目標。拉伸前 3 點阻抗平均值為 621.67Ω，拉伸貼合製程後其 3 點阻抗平均值為 660.73Ω，經計算其阻抗平均維持率為 93.48%。本研究成功達成在彎曲拉伸弧度 Rx/Ry=600 mm / 800 mm 下，金屬走線阻抗電性維持率仍保持有相當好的阻抗維持穩定性，可做為未來開發適形化顯示器的參考依據。	可用於多種應用情境下多尺寸之智慧透明顯示裝置，如智慧移動、智慧育樂等相關場域，具市場發展潛力。	無光罩噴印材料與製程驗證技術計畫
3	112	智慧顯示互動系統	高精度噴墨印刷技術	噴墨印刷技術 (InkJet Printer Technology) 提供各種材料 (包含顯示器發光材料 (OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料 (OPD、OPV) ..等) 的噴印製程，取代製作成本較高，且需要對應不同形態、尺寸、及多種圖形的光罩製程 (Mask-Needed Process)，如真空沉積鍍膜 (CVD)、真空濺鍍製程 (Sputter Process) 與 OLED 蒸鍍製程等。	可應用於噴印製程之顯示產業。	無光罩噴印材料與製程驗證技術計畫
4	112	智慧顯示互動系統	超高透明與超寬頻天線陣列技術	因應物聯網發展趨勢與協助面板廠轉型，工研院利用超高景深圖案化製程技術，開發 5G 頻段透明天線 (3.5GHz) 可廣泛用於建築物玻璃、車用天窗側窗等透明場域，提供場域應用的新選擇。	5G 通訊系統、透明顯示器無線整合	任意形態與虛實融合顯示系統開發計畫
5	112	智慧顯示互動系統	高精度噴墨印刷技術	噴墨印刷技術 (InkJet Printer Technology) 提供各種材料 (包含顯示器發光材料 (OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料 (OPD、OPV) ..等) 的噴印製程，取代製作成本較高，且需要對應不同形態、尺寸、及多種圖形的光罩製程 (Mask-Needed Process)，如真空沉積鍍膜 (CVD)、真空濺鍍製程 (Sputter Process) 與 OLED 蒸鍍製程等。此篇技資係針對目前可供應噴墨印刷設備為出發點，分析目前現有噴印材料的應用面、研究面以及目前工研院正開發中之可噴印式薄膜封裝材料的製程運用，進行噴印製程應用之技術與評估報告，後續供噴墨印刷的建置者評估與參考。	可應用於噴印製程之顯示產業。	任意形態與虛實融合顯示系統開發計畫
6	112	智慧顯示互動系統	前瞻光學元件製程與檢測技術	因應全球前瞻光學顯示元件技術，如 AR/VR、AR-HUD、3D 顯示技術等蓬勃發展，光學元件技術朝向超高精度、高曲面自由度方向設計，以符合前瞻顯示元件高解析、低像差等高階需求，因此工研院建置前瞻光學元件製程與檢測技術能量，藉由超精密五軸加工技術以及超精密三維輪廓量測設備系統強化國	顯示系統模組如 AR/VRMR、ARHUD、3D Display 關鍵光學零組件。	任意形態與虛實融合顯示系統開發計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
				內前瞻光學與顯示元件開發能量，以協助國內廠商開發關鍵核心光學零組件、強化國內在全球前瞻光學技術利基。		
7	112	智慧顯示互動系統	智慧顯示互動技術	工研院整合透明顯示面板、AR 擴增實境及人臉朝向追蹤技術、手勢辨識等，在多屏場域，提供使用者無接觸的多屏互動解決方案，可運用在多屏窗屏場域，如觀光導覽、智慧育樂場域。	虛實融合互動系統	任意形態與虛實融合顯示系統開發計畫
8	112	智慧顯示互動系統	高清晰透明投影顯示技術	本研究開發 17.3”抗光擾透明光感測投影顯示模組，其中包含 a-Si TFT 與 photo sensor 感測元件電路與結構設計驗證。其中 a-Si TFT sensor 驗證結果顯示，模擬戶外陰天照光環境其光感測元件特性之 SNR 可達 100 以上，符合後端系統訊號處理需求。此外，感測電路於 10000 lux-33000 lux 情境下，光響應速率可達 1.8 ms-3.2 ms 之良好感測特性。最後將光感測陣列電路整合於抗光擾透明投影光學膜結構，並以感測元件之光電特性資料開發訊號補償演算法並導入顯示模組系統，光感測陣列可具備分區感測功能，且模擬不同的戶外白天光照環境 12,700 lux-26,500 lux，顯示模組影像補償後資訊亮度對比率 LCR，可維持 1.57~1.69，可符合人眼影像亮度對比率的舒適需求（1.5？LCR？1.7）。	可用於多種應用情境下多尺寸之智慧透明顯示模組裝置，如智慧移動、智慧育樂等相關場域，具市場發展潛力。	任意形態與虛實融合顯示系統開發計畫
9	112	智慧顯示互動系統	DLT 適形化 TFT 陣列製程技術	智慧零售、智慧育樂、智慧醫療、智慧移動	可用於多種應用情境下多尺寸之智慧透明顯示裝置，如智慧移動、智慧育樂等相關場域，具市場發展潛力。	無光罩噴印材料與製程驗證技術計畫
10	112	智慧顯示互動系統	噴印式薄膜封裝製程技術授權	高精度噴墨印刷技術，利用高精密噴墨模組內的微機電（MEMS）壓電控制噴頭，來達到微量噴印的製程。運用噴印 Polymer 平坦層及無機矽化氫先驅物後，再由後處理製程達到薄膜封裝效果，不同於一般的 CVD 真空薄膜製程，能以成本更低的噴印薄膜製程方式來完成封裝結構需求	可充分應用於噴印相關製程之產業。	無光罩噴印材料與製程驗證技術計畫
11	112	智慧顯示互動系統	AI 智慧窗屏導覽系統	工研院整合透明顯示面板、AR 擴增實境及人臉朝向追蹤技術、手勢辨識等，在多屏場域，提供使用者無接觸的多屏互動解決方案。	可運用在多屏窗屏場域，如觀光導覽、智慧育樂場域。	亞灣 5G AIoT 創新科技應用計畫
12	112	智慧顯示互動系統	深度相機與混合實境校正及檢測技術	目前 XR 穿戴式裝置流暢虛實互動提升元宇宙沉浸感是產業所亟需的，本技術使用虛實影像融合檢測平台配合 AI 訓練提升手勢辨識率，可提供廠商開發應用於 XR 眼鏡的手勢辨識解決方案。 □建立動態虛實影像融合檢測驗證平台，完成同步攝影機虛實影像融合動態檢測有效性（Validity）驗證及 MTP Latency 檢測作業流程。 □使用 Meta Quest 2 眼鏡進行 pitch/yaw/roll 三軸旋轉 MTP Latency Measurement 檢測，pitch/yaw/roll 三軸 mean latency 分別為 0.35ms/0.41ms/2.53ms，動態定位精度 0.144 pixel/ms。	可應用於自主機器人、自駕車、無人機、擴增/虛擬實境、智慧保安、醫療復健等創新載具。	工研院環境建構總計畫
13	112	智慧顯示互動系統	互動感知顯示校正技術	本技術以電腦視覺為評估標準，自動調校相機、影像處理參數，修正因逆光、過曝、低曝等曝光不良影像修正技術，以提高物件辨識度及虛實影像融合顯示精度。	虛實融合顯示互動系統、視覺追蹤裝置、智慧眼鏡。	任意形態與虛實融合顯示系統開發計畫
14	112	智慧顯示互動系統	零樣本動作識別技術	本技術以單張影像（image-based）視覺語言預訓練模型（Vision-Language Pretraining	可用於各種場域如：教育、培訓、	工研院創新前瞻技術研究計



件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
				Model, VLP or VLM) 為基礎, 結合大語言模型 (LLM) 以及時間序 (time sequence) 邏輯推演, 運用在第一人稱視角 (egocentric) 操作 SOP 之動作辨識 (action recognition) 應用。相較於文獻中的 video-based VLM cube embedding, 運算量大幅降低, 解決了運算資源過於昂貴的實用面問題。	維修、遊戲、廣告等進行動作評估。其中, 尤其是高危險作業。	畫
15	112	智慧顯示互動系統	半導體廠房與設備虛實模擬技術	本技術建立數位孿生廠房的 3D 建模、VR、遠端多人協作等基礎技術, 可提供虛擬化的半導體製造環境、技術支援和管理服務。	員工教育訓練、廠房規劃	工研院創新前瞻技術研究計畫
16	112	智慧顯示互動系統	智慧感知視聽與觸覺互動技術	3D 模擬維修與展示系統之動態生成互動點技術、多人配線協作技術、Avatars 隱密互動應用、虛擬駕駛訓練系統導入手套進行零時差回饋整合、自適性手套包覆新設計, 以及裸眼 3D 顯示, 可協助廠商建立私有產線元宇宙, 著重教育訓練及展示技術, 結合多人協作與力回饋技術提供智慧訓練強化傳承, 並整合編輯軟體, 提供多人眼鏡式與直觀式不同之展演體驗, 完整化 2D 資訊與 3D 影像共同顯示技術, 落實遠端即時互動。	製程操作訓練、遠端跨裝置協作、3D 顯示互動體驗。	智慧感知視聽與觸覺互動科技系統技術研發計畫
17	112	智慧顯示互動系統	高擬真 3D 互動系統	結合大尺寸顯示銜接技術, 整合個人隨身行動裝置, 建構衛武營整體空間之隨時隨地資訊傳輸之環境。透過 5G 傳輸能力即時同步呈現展覽訊息, 打造「衛武營」為 3D 顯示應用場域, 111 年打造科技許願樹, 112 年增加 3D 立體成像與 5G 即時互動展示, 擴散科技與藝術展演生態。	可廣泛應用於即時串流直播、行銷活動企劃、廣告等成為話題創造的新亮點。	亞灣 5G AIoT 創新科技應用計畫
18	112	智慧顯示互動系統	AR/MR 眼鏡 2D 虛實影像融合校正平台	本技術以「高亮度 micro-LED 視線互動顯示之智慧運動眼鏡系統雛形開發」為核心, 透過結合物件與視線對位融合運算、定位辨識追蹤及校正、Metalens 型 micro-LED 顯示、Eye-tracking 眼球追蹤, 以整合感測與顯示陣列技術進行運動眼鏡光機模組開發, 可導入元宇宙應用中。	光電產業、顯示產業、IC 產業及穿戴裝置產業、應用服務產業等。	新創 IA 智慧混合實境系統平台計畫
19	112	智慧混合電子	多物理模擬設計平台	因應多物理量耦合設計需求, 如面板級銅電鍍製程、先進封裝結構製程翹曲、軟性混合電子、熱塑成形電子等應用領域, 建立電性、結構、材料三種物理量設計資料庫, 並整合至多物理設計平台進行耦合設計運算, 成功驗證於各項產品製作。	軟性混合電子、面板級封裝結構、面板銅電鍍、模塑電子產品。	任意形態與虛實融合顯示系統開發計畫
20	112	智慧顯示互動系統	無光罩適應形圖案化及高填孔濺鍍技術	因應未來 IC 高速運算需求, 開發無光罩高解析適應形圖案化補償技術, 驗證於晶片優先 (Chip First) IC 封裝之重佈線層 (Re-distribution Layer, RDL), 達到水平位移 (XY) 50 μ m 與角度位移 (θ) 0.3 度的補償能力, 可應用於高階面板級先進封裝。此外, 工研院亦針對高階扇出面板級 RDL 應用開發了高深寬比 (AR:3) 數位光刻和高錐角 (85 度) 濺射技術。	面板級封裝、IC 載板	任意形態與虛實融合顯示系統開發計畫
21	112	智慧混合電子	多維度溫控貼合技術	隨著電子產品輕量化以及設計感潮流趨勢, 任意形態系統整合需考慮多維度組裝方式建立多角度視覺對位與多軸、多維度傳送機構次系統設計與 3D 貼合技術以取代傳統人工組裝無法標準化及產能無法提升之問題, 提升產品造型設計的靈活度和內部空間的自由度, 以有效提升生產效率並降低成本。	曲面電子應用領域包括消費電子、醫療保健、運動健身、車用電子、航太和工業自動化等貼合需求; 應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	任意形態與虛實融合顯示系統開發計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
22	112	智慧混合電子	3D 多維度適形化電子製程整合與成型技術	3D 多維度製程技術具備重量減輕 70%與可節省空間（薄）達 90%並可於一體式立體造形設計等優點，未來趨勢為駕駛中控台、方向盤與白色家電等應用。我們將 3D 多維度製程技術應用於車用中控台，同時結合 LED、被動元件、觸控等功能，並整合系統做為概念雛形品，以實際展現了適形化電子應用之技術。	3D 多維度適形化電子應用領域包含消費電子、醫療保健、車用電子、白色家電、穿戴式裝置等。	任意形態與虛實融合顯示系統開發計畫
23	112	智慧混合電子	3D 多維度熱壓與取放技術	3D 多維度組裝方式，需要解決 3D 曲面取放製程以及 FPC 熱壓之需求，此外，針對任意形態之光電與感測元件整合，亦需將發光元件（如 LED）、IC 晶片、被動元件及各式電子零件取放至任意形態基板之接合電路，以達到多維度電子產品的功能需求。	可應用於車載顯示器、車載感測器、白色家電、戶外透明顯示看板、曲面看板等應用。	任意形態與虛實融合顯示系統開發計畫
24	112	智慧混合電子	多物理模擬設計平台	因應多物理量耦合設計需求，如面板級銅電鍍製程、先進封裝結構製程翹曲、軟性混合電子、熱塑成形電子等應用領域，建立電性、結構、材料三種物理量設計資料庫，並整合至多物理設計平台進行耦合設計運算，成功驗證於各項產品製作。	軟性混合電子、面板級封裝結構、面板銅電鍍、模塑電子產品。	軟性混合電子加值技術與系統應用開發計畫
25	112	智慧混合電子	防刮薄膜生理感測元件技術	因應未來智慧生活發展趨勢，工研院開發防刮生理感測薄膜元件技術，藉由 ECG 心電生理訊號感測整合於穿戴裝置並進行性能與可靠度驗證，表面抗刮達到 6H 以上，並設計高增益電路整合高介電常數材料，使生理訊號之訊雜比達到 SNR ³ 30 dB 的水準，未來可應用於行動裝置或汽車方向盤等。	肌力感測（EMG），心電感測（ECG）	軟性混合電子加值技術與系統應用開發計畫
26	112	智慧混合電子	高可靠耦合式 ECG 感測系統技術	高可靠耦合式 ECG 感測系統以軟性混合電子技術開發整合應用於智慧車艙之方向盤套，可隔離織物或皮革進行實時心電訊號量測。可監測駕駛者的心率和 HRV 數據可以與當時駕駛其他信息相結合，如疲勞、壓力或不適狀況。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	軟性混合電子加值技術與系統應用開發計畫
27	112	智慧混合電子	耦合式感測技術延續發展分析報告	耦合式感測技術隨著不斷分析、補強產品開發過程中的試量產、可靠度和場域驗證步驟的缺口，以確保產品的性能和可靠性達到最高水平，使用戶能夠輕鬆操作，並提供多樣化的服務模式，以滿足不同用戶的需求。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	軟性混合電子加值技術與系統應用開發計畫
28	112	智慧混合電子	模塑電子觸控與防誤觸系統整合技術	模塑電子應用於車用觸控及耦合式 ECG 感測裝置，並且結合壓力感測演算法達到防誤觸功能，包含觸控硬體電路線路、韌體開發範例及壓力演算法和閾值分析軟體。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	軟性混合電子加值技術與系統應用開發計畫
29	112	智慧混合電子	非接觸式生理訊號之自調式容抗前端電路	非接觸式生理訊號之自調式容抗前端電路設計應用於可同時連續監測電極介面的電阻跟電容特性的讀取電路及自調方式之容抗前端電路，	軟性混合電子應用領域包括消費電子、醫療保健、運	軟性混合電子加值技術與系統應用開發計

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
			技術	分析不同織物對於電極介面的等效電阻跟電容特性的影響，進行動態補償以改善電容式電極所量測到的生理信號品質。	動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	畫
30	112	智慧混合電子	薄膜式觸覺回饋元件技術	因應智慧生活虛實互動應用趨勢，開發複合式觸覺回饋技術，以面板軟性薄膜製程製作可堆疊的觸覺回饋裝置，包含形變回饋、振動回饋與摩擦回饋，創造多種觸覺組合去擬真人類觸覺感受。	智慧生活、智慧零售等 AR、VR&MR 應用	工研院創新前瞻技術研究計畫
31	108	智慧混合電子	車載生理訊號感測裝置補償技術	本技術在方向盤設置多個 ECG 與 PPG 感測模組，當駕駛單手操作方向盤、轉動方向盤或手離開電極時，無法形成 ECG 偵測迴路時，系統則會改切換成 PPG 偵測進行心率偵測，並透過演算法校正 ECG 與 PPG 量測數據。	軟性混合電子應用領域包括消費電子、醫療保健、運動健身、車用電子、模塑電子和工業自動化等；應用產品包括感測器、智慧織物、顯示器、電路板、電池、RFID 等。	工研院創新前瞻技術研究計畫
32	112	半導體晶片設計	低溫半導體元件特性分析	提供半導體製程之元件，其在常溫及低溫（4K~300K）環境下的特性參數。元件可以是主動（如電晶體）或被動（如導線等）元件，其型式可以是晶片的型態，以微型探針進行測試；也可以將晶片封裝（如 COB）至載板或印刷電路板後，再以轉接頭（Adaptor）接出。特性參數上，以電晶體為例，可以提供 DC I-V 特性，以及 RF S 參數（10MHz~40GHz）的量測。	無線通訊產品之低溫測試。 工業、車用、航太規格、以及量子電腦應用之電子元件的低溫測試驗證。	量子科技關鍵元件及電路模組開發計畫
33	112	半導體晶片設計	超導量子用低溫微波控制模組	低溫微波控制模組包括被動電路及主動電路。被動電路有低通濾波器與功率分配器；此兩個電路採用印刷電路板進行設計與製做，並採用轉接頭的方式，做為訊號輸出與輸入的界面。主動電路採用半導體製程，以矽製程進行混波器設計。	無線通訊產品之低溫測試。 工業、車用、航太規格、以及量子電腦應用之電子元件的低溫測試驗證。	量子科技關鍵元件及電路模組開發計畫
34	112	半導體晶片設計	超高頻電晶體製程技術	GaN HEMT 之元件設計、製程整合及驗證技術。本技術可提供授權廠商技術報告、諮詢及部分製程服務。	B5G/6G 通訊系統、毫米波通訊、雷達等。	B5G/6G 高頻高功率電子元件與模組計畫
35	112	半導體晶片設計	超高頻晶片與天線整合封裝測試技術	本技術提供準確且快速的微型天線，AiP 天線之 S 參數及場型量測方法。主要分為軟體的操作及量測環境的建立。並提供超高頻天線量測系統的轉台指令，透過 Socket 通訊介面控制轉台，讓使用者可彈性的使用毫米波天線量測系統。	毫米波相關之基板，天線，元件，電路特性測試驗證。	B5G/6G 高頻高功率電子元件與模組計畫
36	112	半導體晶片設計	記憶體內運算技術	本團隊除了可授權科專所開發之 SRAM CIM macro 之外、亦提供客制 SRAM CIM macro 之設計。	晶片設計	AI on chip 終端智慧發展計畫
37	112	半導體晶片設計	磁性記憶體技術（MRAM）	（1）高速讀取、低能耗 MRAM 技術，具解決 MCU 所需之嵌入式 SRAM 技術，廣泛應用在嵌入式系統。（2）成功設計新式磁性多層膜，預計用於新近 MRAM 開發。	非揮發性快取記憶體、嵌入式 SRAM 記憶體應用、硬體加密應用。	伺服器高速傳輸運算之節能元件關鍵技術先期研究計畫
38	112	半導體晶片設計	低溫氧化鈦電晶體技術	低溫氧化鈦電晶體之元件設計、製程整合及驗證技術。本技術可提供授權廠商技術報告、諮詢及部分製程服務。	非揮發性快取記憶體、嵌入式 SRAM 記憶體應用、硬體加密應用。	伺服器高速傳輸運算之節能元件關鍵技術先期研究計畫
39	112	Intelligent power	多晶片堆疊整合封裝技術	開發高精度對位及低溫接合方法，將多種不同功能晶片利用系統級封裝技術整合，實現異質	記憶體、AI 晶片、影響感測	AI on chip 終端智慧發展計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
				整合封裝架構，記憶體、AI 晶片、影像感測器或高速傳輸需求之智慧裝置均需要此技術。	器、 高速傳輸	
40	112	Intelligent power	高頻天線封裝模組技術	利用先進異質整合封裝將高頻功率元件及天線整合，最佳化 AiP 封裝結構設計，縮短訊號通訊路徑、實現高頻寬及晶片密度，以因應 5G、物聯網、衛星通訊等應用。	毫米波通訊、5G, 物聯網、衛星通訊	B5G/6G 高頻高功率電子元件與模組計畫
41	112	Intelligent power	碳化矽功率元件設計	開發碳化矽功率元件技術包括低導通電阻元件晶胞及場終端結構設計及最佳化技術，藉 TCAD 模擬設計，分析功率元件磊晶漂移層，電流擴散層之濃度/厚度，離子佈值摻雜，及電場分佈等參數，可提供功率元件設計之依據，並且建立功率元件之壽命預測模型並回饋至功率元件設計，以優化元件之可靠度壽命	SiC 功率模組	化合物半導體元件關鍵技術計畫
42	112	Intelligent power	碳化矽功率模組設計封裝測試技術	碳化矽功率模組的設計包含熱阻分析與雜散電感分析。封裝測試技術包含固晶（燒結/焊錫）、金屬端子組裝技術、銅片超音波焊接技術與散熱器迴焊等完整模組封裝的流程，模組靜動態特性測試與車規可靠度測試，加速生產開發時程。	電動車用充電樁、車載充電器、逆變器系統及其他工業用驅動器內使用的功率模組。	化合物半導體元件關鍵技術計畫
43	112	Intelligent power	3.3kV 碳化矽模組	1. 模組組裝使用專利低電感堆疊設計，鋁打線、真空迴焊、銅金屬超音波接合等技術，並通過 TCT、PCT 可靠度測試。 2. 專利組合式外殼設計，出 pin 方式與國際大廠 Mitsubishi 之 3.3kV 模組 LV100 相同，因此可同樣應用於風電或儲能場域。	電力電子。	大功率電力轉換系統（PCS）研發計畫
44	112	Intelligent power	模組壽命預估技術	藉由 Coffin Manson model 實驗壽命模型與焊錫層塑性應變增量 $\Delta\epsilon$ ，擬合參數化實驗曲線，壽命預測模型精準度分別達 91.2%與 92.1%。	電力電子。	大功率電力轉換系統（PCS）研發計畫
45	112	半導體晶片設計	高耐壓電磁隔離晶片	高耐壓電磁隔離晶片設計，採用無鐵心電磁隔離架構，包含無鐵心電磁線圈設計、可調適高頻調變技術、共模雜訊抑制技術等晶片設計，提供碳化矽功率元件與車載應用連結的關鍵組件。	車載及工控應用系統	化合物半導體元件關鍵技術計畫
46	112	半導體晶片設計	智慧感測器之低雜訊類比前端電路技術	自主開發之智慧感測器之低雜訊類比前端接收器電路，該電路可讓訊號路徑上有時間增益之控制補償，等效上提高信號雜訊比，此電路未來可應用於人工智慧類比前端系統。	智慧物聯網之感測器前端讀取電路。	AI on chip 終端智慧發展計畫
47	112	半導體晶片設計	類比混合記憶體內運算整合晶片技術	類針對類比混和記憶體內運算晶片系統設計提供（1）晶片系統架構探索技術（2）系統層級模擬技術（3）FPGA 驗證平台（4）超低功耗類比前端電路 IP。	晶片設計	AI on chip 終端智慧發展計畫
48	112	半導體晶片設計	AI 加速器晶片系統（Reconfigurable and scalable AI Accelerating system）	提供可軟體定義生成的 AI 加速器晶片系統技術、提供可變運算效能的系統解決方案、以及軟體工具套件、設計諮詢、客製化設計服務。	適用於各式影像推論引擎應用，包含物件分類、物件偵測等。	AI on chip 終端智慧發展計畫
49	112	半導體晶片設計	測試負載板設計與量測報告	5G 通訊技術系統需要更高的頻寬，也因此增加相應的被動元件的頻寬需求。對於高階封裝 wafer-level packaging 技術而言，深溝式電容（Deep Trench capacitor; 以下簡稱 DTC）電容有傑出的特性以及高度的設計彈性，也因此成為 5G 通訊應用的關鍵元件。在這份報告中，我們會演示 40GHz DTC 電容的驗證流程，並且確保測試與 Clarity 3D Workbench 工具模擬有高度的相關性。	此驗證流程可應用於 5G 通訊系統以及 wafer-level packaging 等高頻系統所需被動元件設計評估，以確保整體系統訊號完整性。	可程式 3D 異質集成技術計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
50	112	半導體晶片設計	高速信號測試源產生器系統驗證	以 PPMU 系統作為高速信號測試源電壓電流產生裝置，系統內部具有高精度數位對類比轉換模組，可透過電腦圖控介面對待測物模組產生信號源，同時能夠將以數位方式從待測物模組讀取類比反饋、在電腦端儲存。	提供穩定電壓電流輸出以及圖形化電腦操作介面。可透過電腦圖形化介面將數位訊號轉為類比電壓輸出，同時可以讀回待測物電壓於電腦端顯示以及存檔。	可程式 3D 異質集成技術計畫
51	112	半導體晶片設計	高速 20Gbps 信號測試源產生器技術	此技資報告說明高速 20Gbps 信號測試源產生器技術之電路設計、模擬、分析、驗證、組裝至量測等相關內容。	提供穩定高速信號源。可透過電腦圖形化介面調整信號速率及補償機制。	可程式 3D 異質集成技術計畫
52	112	半導體晶片設計	高速 20-Gb/s 信號測試源產生器技術驗證報告	本 20-Gb/s 測試晶片內建脈波圖形產生器和誤碼率測試器之功能，能直接在主動式探測卡中產生偽亂數訊號並進行誤碼率測試。本報告講述高速 20-Gb/s 測試晶片的量測規劃與結果，所使用製程為 TSMC 40nm 1P9M。	提供高速信號發送與接收，並以透過電腦圖形化介面控制發送信號速率及補償量，以及可進行誤碼回傳來達成誤碼率測試統計。	可程式 3D 異質集成技術計畫
53	112	半導體晶片設計	測試負載板設計報告	為了驗證晶片功能與訊號完整性，需先設計一組測試負載板 用以驗證晶片訊號。包含阻抗匹配、訊號完整度等。	測試附載板可應用於高頻信號被動元件測試，所提供頻寬可達 40GHz。	AI 晶片異質整合模組前瞻製造平台計畫
54	112	半導體晶片設計	多通道 Probe Card 模擬分析設計	利用多通道 ATE 機台搭配 Probe card 達成多類型應用場域驗證。	可整合高速訊號之 CP 測試	AI 晶片異質整合模組前瞻製造平台計畫
55	112	半導體晶片設計	高通用性探針卡之設計	設計在 ATE 上使用之高通用性探針卡搭配高速訊號源測試載板	通用 chip probing 測試。	AI 晶片異質整合模組前瞻製造平台計畫
56	112	半導體晶片設計	VPA 介面整合設計	影像處理加速器之週邊高速傳輸介面設計與驗證技術	可推廣運用於無人機、工控、檢測、機器人等相關領域。	無人機飛行系統國產自主關鍵技術開發計畫
57	112	半導體晶片設計	雙向電力模組設計技術	本計畫開發之 48V/12V 雙向 DC-DC 電力轉換器為雙電源應用提供雙向電力轉換能力，使用高飽和電流電感及氮化鎵 GaN 功率元件設計實現單相 kW 級輸出，將現有產品單相約 500W 輸出功率大幅提升 2 倍以上，可減少多相並聯時的相位數，以降低電力轉換模組的料件面積與使用成本，滿足小尺寸、低成本的能源系統應用需求，操作頻率達 500kHz，進一步讓電力轉換器可以採用體積更小的電容、磁性元件等，提升應用端的高效化與小型化，滿足系統客戶在體積、輕量化及成本要求上的競爭優勢。	DC-DC 電源模組、數據中心和輕度混合動力電動汽車之電源模組。	毫米波通訊零組件及模組化關鍵材料技術
58	113	半導體晶片設計	LabVIEW 軟體技術	本計畫提供 ROIC 資料擷取優化暨系統平台開發，提供之感光模組進行軟硬體整合，並將相關資訊透過乙太網路（Ethenet）與電腦端介面做連接溝通及顯示感測器相關資訊	可推廣應用於量測、儀器控制相關產業。	先進晶片產業前瞻技術發展計畫
59	112	異質整合智能系統	可程式系統級封裝技術	異質整合為現今半導體封裝的趨勢，但目前大都為客製化之製程，使得產品從設計、製造到量產需要投入大量的時間與成本，若所需的半導體元件為預製產品且可適用於多種設計，將可減少產品開發的時間與成本。 工研院所提出的半導體模組的載體結構，為一通用預製造與預設計基板，適用於安置各種類型的電子元件（如功能/應用/記憶體晶片），依據半導體模組尺寸與 IO 需求，自由延展多層電路板達到	少量多樣異質整合封裝、AIOT Chip 應用、Entry level AI vision chip 應用。	可程式 3D 異質集成技術計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
				預製基板尺寸縮放需求擴展預製基板應用情境，藉此達到滿足所有半導體模組封裝需求的效果。此半導體模組的載體結構含有一可切換式電路晶片，因應不同的需求，其開關陣列可依據所提供的路徑組態指令形成特定路徑連線，達到 one design fits all 的目的。		
60	112	異質整合智能系統	可程式封裝晶片應用載具	可程式封裝晶片系統載具在設計系統電路時，需要充分考慮到系統的設計要求和技術限制，包含多個因素，例如功耗、性能、成本、晶片面積等。在設計時，需要根據實際需求選擇適合的感測器和設計方案，針對不同的應用場景進行設計優化。同時，還需要充分考慮到系統的可靠性、安全性，以確保系統能夠正確地工作，可程式封裝晶片系統載具代表了一種靈活、高效且多用途的集成 SiP 應用解決方案，其為產品開發和創新提供了少量多樣的方案。	Chiplet 整合/系統測試/分時多工/冗餘架構設計	可程式 3D 異質集成技術計畫
61	112	異質整合智能系統	晶圓級可擴充預置載板製程整合技術	扇外型內埋晶片封裝技術能夠整合不同尺寸及功能之晶片，符合晶片整合多樣化的需求，本計畫利用預置型基板技術，可快速提供彈性與客製化的解決方案，大幅減少製作時間及增加良率，提供少量多樣之製程整合服務	AIoT+Sensor 與多樣性產品 POC 封裝服務，加速新架構之先進封裝開發驗證時程。 先進封裝、IoT	可程式 3D 異質集成技術計畫
62	112	異質整合智能系統	晶片整合扇外型封裝架構設計	完成 2 顆 XILINX FPGA 晶片水平拼接（RDL=2）設計扇外型晶圓級封裝架構，將 ITRI 專利（US10129974 B2）結構設計在 2 顆 XILINX FPGA 晶片 Fan-out RDL 線路佈局中，有效降低差動訊號反射損耗，差動訊號傳輸線頻寬由 3 GHz 提高至 10 GHz，滿足多路高解析度影像傳輸 PCIe Gen3（8 Gb/s）應用設計需求。	異質晶片整合	AI 晶片異質整合模組前瞻製造平台計畫
63	112	異質整合智能系統	系統級多晶片異質整合封裝技術開發	目前，封測大廠在新產品開發初期通常採用試誤法對製程參數進行測試，這往往需要投入大量的人力和時間來尋找適合的材料和封裝結構設計。為解決這個問題，工研院提出了一個精確的 AI GUI 翹曲預測程式，不僅可以節省大量人力和時間，還能協助產品設計師快速找到合適的材料和封裝結構。同時，將 AI GUI 技術結合製造能力的設計規範，提供了多晶片整合解決方案，使得多晶片封裝的客製化和少量多樣樣品試製更加多元化。	SiP, MCM, FCCSP, FCBGA, WBGA, etc. assembly process & package structure design.	AI 晶片異質整合模組前瞻製造平台計畫
64	112	異質整合智能系統	智慧晶片應用系統測試服務（2D+3D）	近年 AI 快速發展，AI 晶片種類遽增，企業用戶在導入 AI 智能系統時，將耗費人力與成本進行評估與環境建置，本計畫建立測試應用驗證平台，除了提供國內晶片開發業者評估晶片效益，透過多維度資料推論系統，新創企業或 SI 公司可快速導入 AI 系統。此外，藉由雲端化的平台系統，可降低建置 AI 系統之成本。	AI chip; Service	AI 晶片異質整合模組前瞻製造平台計畫
65	112	異質整合智能系統	12 吋晶圓 RDL first 扇外型封裝	工研院提供細線寬線距 12 吋 RDL first 扇外型封裝技術，能夠提供產業界少量多樣以及細線寬線距之封裝需求。	先進封裝、IoT	AI 晶片異質整合模組前瞻製造平台計畫
66	112	異質整合智能系統	智慧排程技術	全球約 90% 的貿易是透過海上運輸，根據國際海事組織統計，全球航運佔全球二氧化碳排放量近 2%~3%，工研院的減碳智慧排程系統使用多物流網絡建模（Multi-commodity flow problem）與混整數規劃模型（Mix Integer Linear Programming, MILP）建構，提供船隊航行航線之順序、各航次航行時間、港序、換線、裝貨量、如何轉接貨等船舶規劃速決策，進而減少二氧化碳排放量。	航運業、製造業、鋼鐵業	AI on chip 終端智慧發展計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
67	112	異質整合智能系統	內埋矽中介層基板技術	依結構是否內含主動電路可區分為被動式中介層與主動式中介層。在被動式中介層的部分將以中介層內嵌式基板（EIC）作為技術重點，其以矽中介層作為主體的優點是可以達到高密度的互連線路以及優異的機械結構等，是為 Si-bridge EIC。技術議題將包含互連線路的重點指標、機械結構與製程、材料與介面的特性、互連線路的電性解析等，結尾將以未來所遇到的挑戰與機會作為總結。最後在同樣是以矽基板作為主體的主動式中介層章節中提出 FGHB 記憶體規格與架構。	異質整合封裝	AI on chip 終端智慧發展計畫
68	112	異質整合智能系統	千瓦級散熱元件與裝置系統技術與設計	2022 年底，ChatGPT 應用快速蓬勃發展，連帶加速 HPC 高算力系統的需求。HPC 系統所面臨的散熱問題嚴重，2017 年之前晶片最大功耗（TDP, Thermal Design Power）均維持在 320W 以下，2020 年的 Nvidia A100 的功耗開始突破 400W，2022 年 AMD MI300 晶片功耗到達 750W，預計 2024 年底 Nvidia B100 晶片功耗將到達 1000W，千瓦級散熱技術已經成為 HPC 應用所面臨的首要關鍵瓶頸。過去二十年，台灣散熱產業領先全球，傳統散熱技術以氣冷（air cooling）為主，氣冷技術性能極限約 700W。浸沒式冷卻技術（immersion cooling）具備高散熱能力與降低冷卻用耗能效果，將是 700W 以上散熱的主軸技術之一。各家廠商均開始加速相關散熱增強技術的研發，但也面臨研發能量不足的現象。	HPC 晶片/裝置/系統之千瓦級散熱	AI on chip 終端智慧發展計畫
69	112	異質整合智能系統	天線模組散熱設計與技術	低軌衛星通訊是繼 5G 技術之後，新興的高廣度通訊傳輸技術。各國均加緊研發部局，而台灣於市場定位中，最適合布局地面站接收系統。由於具備相當數量的天線及晶片陣列，加上裝置系統的空間與架構侷限，地面站的散熱需求強烈，散熱廠商因低軌系統的架構認識不足，進入難度增高。	低軌衛星地面站散熱元件、裝置與系統散熱技術。	低軌衛星地面通訊設備射頻前端核心技術開發計畫
70	112	異質整合智能系統	低損差動對傳輸線設計與電性模型開發	針對 CPO 應用中 PAM4 的 112 Gbps 規格，在 IC 載板的基礎之下開發低耗損差動對傳輸線	共封裝光學元件（Co-packaged optics, CPO）	伺服器高速傳輸運算之節能元件關鍵技術先期研究計畫
71	112	異質整合智能系統	優化高速傳輸用低損載板之可製性技術開發	隨著現代電子產品對微型化和高性能的需求日益增加，載板的熱管理變得至關重要。在高功率應用中，載板受到溫度變化影響，可能導致電子元件間的連接失效或性能下降。工研院採用了先進的有限元分析（FEA）方法，該方法廣泛應用於工程領域，通過將載板劃分成小元素並解決熱傳導和結構力學方程，預測整個系統的行為。通過 FEA 模擬，獲得了載板在不同熱載荷條件下的溫度場和變形場。這些結果不僅能識別出載板上的熱點區域，也能評估不同封裝尺寸和材料對熱變形的影響效應。此綜合的分析可協助設計者找到最優的封裝設計，降低熱變形的風險，提高載板的可靠性和性能。為優化封裝設計，進一步採用田口法，這是一種系統地變化不同因子水平以確定最佳設計參數組合的方法。此項技術不僅擴展了對於高密度混和載板封裝的理解，也為設計更可靠、高效的電子產品提供了實用的指南。	載板封裝、類載板封裝及 HDI 載板封裝之製程翹曲最適化。	伺服器高速傳輸運算之節能元件關鍵技術先期研究計畫
72	112	異質整合智能系統	異質整合架構技術	本技術鎖定中介層內嵌式基板設計、TGP lid 散熱模組、晶圓級低溫接合、小晶片架構及其應用。	半導體產業。	AI on chip 終端智慧發展計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
73	112	半導體晶片設計	FPGA-Based 高速數位訊號檢測技術	具備 100Mbps 最大向量收發速度，可透過驅動程式與應用軟體進行測試向量編輯、時序選擇、Pin Electronic 設定、掃描測試與訊號偵錯，時序方面提供 39ps resolution	資料取樣、數位化儀、示波器、電源量測、電表、波形產生器應用。	工研院環境建構總計畫
74	112	半導體晶片設計	半通用 AI 晶片技術	因應 AI 應用具少量多樣，將以特定領域應用（e.g.影像）定義半通用 AI 晶片系統架構，發展 AI 晶片設計，以滿足該領域各種產品的 AI 運算需求；將特定領域常用之多數深度學習模型共用運算加以晶片模組化，形成半通用 AI 晶片架構，配合可程式化軟體工具因應不同應用需求。	ASIC、FPGA、SoC	AI on chip 終端智慧發展計畫
75	112	半導體晶片設計	載板製成翹曲控制技術開發	機載智能化 AI 模型開發，建立自主化模型運算能力，提供複合型 AI 模型及佈署於商用開發版。 隨著現代電子產品對微型化和高性能的需求日益增加，載板的熱管理變得至關重要。在高功率應用中，載板受到溫度變化影響，可能導致電子元件間的連接失效或性能下降。工研院採用了先進的有限元分析（FEA）方法，該方法廣泛應用於工程領域，通過將載板劃分成小元素並解決熱傳導和結構力學方程，預測整個系統的行為。通過 FEA 模擬，獲得了載板在不同熱載荷條件下的溫度場和變形場。這些結果不僅能識別出載板上的熱點區域，也能評估不同封裝尺寸和材料對熱變形的影響效應。此綜合的分析可協助設計者找到最優的封裝設計，降低熱變形的風險，提高載板的可靠性和性能。為優化封裝設計，進一步採用田口法，這是一種系統地變化不同因子水平以確定最佳設計參數組合的方法。此項技術不僅擴展了對於高密度混和載板封裝的理解，也為設計更可靠、高效的電子產品提供了實用的指南。	無人機相關產業，智能化 AI 模型的應用將提升無人機的目標追蹤、飛行控制與規劃能力，進而在如物流、監測、追蹤等領域提升效率，降低成本並擴大應用範圍。	無人機飛行系統國產自主關鍵技術開發計畫
76	112	半導體晶片設計	跨時域中斷信號同步電路	解決 SOC 中斷信號穿越非同步時脈域時的問題。	SOC 晶片設計	AI on chip 終端智慧發展計畫
77	112	半導體晶片設計	碳化矽馬達驅動驗證技術	應用於電動車系統中的馬達驅動器，其整合了控制板、驅動板、功率模組、水冷板、電流感測器、高壓薄膜電容、CAN Bus 通訊以及解角器，透過控制韌體演算法以及 GUI 介面，達到穩定且及時的控制 250KW PMSM 馬達。	電動車馬達驅動	化合物半導體元件關鍵技術計畫
78	112	半導體晶片設計	Event to Frame 影像還原技術	Event 相機相較傳統 RGB 相機有著更廣的曝光範圍、更高的動態敏感度。然而在與既有 DNN 技術應用銜接時，會需要將 Event 資料轉回 Frame 資料的方法。本技術開發之 Event to Frame 影像還原模型，具備輕量化優點，可在保持於一定影像還原品質下，於嵌入式硬體達成及時運算之效果	行車/飛行避障、監控設備和低光環境拍攝。	工研院創新前瞻技術研究計畫
79	112	半導體晶片設計	高性價車載影像分析軟體引擎	本技術應用於需要同時具備物件偵測與語意分割雙重任務的 AI 應用，利用單一（Backbone, 多重任務分支）架構來同時具備物件偵測與語意分割功能。其 backbone 架構可依平台算力而有不同選擇，例如 Yolo、SSD、MobileNet 等。	自動駕駛系統、行車環境感知系統	車電人工智慧化產業技術研發計畫
80	112	半導體晶片設計	跨域少樣本深度學習訓練系統	本技術應用於本身已成熟之 AI model，目前已可導入 2 種目標場域（臺灣與印度）之街道場景，未來若有新應用，包括（1）天候不同；（2）camera 視場角（FOV）變更；（3）camera 安裝位置變更；（4）跨地域，而需要重新收集訓練資料集時，可藉由此技術來降低需要標記的樣本數量。	自動駕駛系統、行車環境感知系統	車電人工智慧化產業技術研發計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
81	112	半導體晶片設計	三相電壓過壓/欠壓異常偵測技術	本技術應用於「低軌衛星通訊系統地面站硬體設計與整合技術」中，利用「無須額外供電、處理器運算控制」之硬體快速偵測方法，能有效的即時監控衛星地面站供電系統裡三相電壓異常現象，並提供系統維護者電壓異常警示及過電壓或是欠電壓（含缺相）等細部資訊以提升系統維護及運作的可靠性。	三相電力系統、三相發電機/馬達、三相逆變器、低軌道衛星系統地面 FT 基站、智慧電網相關廠商、電力系統設備商	低軌衛星通訊系統技術開發計畫
82	112	半導體晶片設計	嵌入式裝置之系統軟體技術	本技術應用於「UT 基頻加速運算平台軟體功能開發與整合」中，針對低軌衛星無線通訊數位訊號處理器嵌入式系統的特性與操作需求進行系統軟體架構設計與開發，包含啟動、更新流程與 BSP 等，並針對低軌衛星於太空中運作的可能風險加強安全性的設計。目前已經完成功能性與安全性的定義與設計，並完成部分系統功能的開發。	可應用於低軌衛星嵌入式通訊系統，以及其他類似嵌入式裝置。	低軌衛星通訊系統技術開發計畫
83	112	半導體晶片設計	加速模組電路技術	本技術是以智慧型運算單元為基礎之異質叢集運算單晶片硬體架構，可利用其延展特性針對不同應用調整算力以符合需求。	晶片設	邊緣雲創新產業技術發展計畫
84	112	半導體晶片設計	加速模組工具鏈技術	以智慧型運算單元為基礎，支援 AI 模型的平行優化，透過多層次的中介表示式，編譯產生適合異質叢集運算架構之加速優化的低階程式碼，並提供多核平行運算之分散式部署技術	軟體工具	邊緣雲創新產業技術發展計畫
85	112	半導體晶片設計	硬體感知神經架構搜索	本技術整合硬體之人工智慧加速器之靜態性能分析工具與神經架構搜索（Neural Architecture Search）演算法，並針對 DNN 網路架構開在人工智慧加速器上進行效能之優化。	DNN 模型優化	AI on chip 終端智慧發展計畫
86	112	半導體晶片設計	深度學習編譯之動態平動態平行編譯、執行及管線化技術行編譯與運算優化技術	支援異質架構晶片（CPU、DSP、GPU、NPU）深度學習排程優化，針對異質架構晶片進行動態平行編譯與管線化平行編譯，配合平行化執行環境，提升運算之效能	深度學習編譯器與執行環境	AI on chip 終端智慧發展計畫
87	112	半導體晶片設計	Relay IR 轉 ONNX 之轉換技術（Relay2ONNX Converter）	本技術應用於深度學習編譯器之深度學習計算圖優化 TVM Relay 模組中，增加 ONNX 格式產生模組，讓第三方編譯軟體可以整合 TVM 圖型優化，並將優化後的計算圖轉化產生 ONNX 格式之深度學習模型，以利透過 TVM 進行異質晶片的 SoC 編譯軟體整合。	深度學習編譯器與執行環境	AI on chip 終端智慧發展計畫
88	112	半導體晶片設計	深度學習計算子圖切割技術（Subgraph Partition）	本技術應用於深度學習編譯器，圖形層級異質晶片子圖切割技術，透過分析神經網路學習模型的計算圖（Computational Graph），依據異質後端硬體特性進行神經網路子圖切割與運算分配，並分析分配後的運算圖，切割成對應後端運算。	深度學習編譯器與執行環境	AI on chip 終端智慧發展計畫
89	112	半導體晶片設計	晶片系統架構設計技術	針對晶片系統設計提供（1）數位 AI 加速器架構之探索技術；（2）數位 AI 加速器之系統層級模擬技術；（3）數位 AI 加速器之排程技術。	晶片設計	AI on chip 終端智慧發展計畫
90	112	半導體晶片設計	用於預測高速小型物體的碰撞區域的裝置及方法	提供一種用於預測高速小型物體的碰撞區域的裝置及方法。所述方法包括以下步驟：由處理器通過事件相機獲得稀疏事件流數據；由處理器利用稀疏事件流數據獲得對應於累積時間區間的事件流數據；由處理器利用關聯於事件流數據的時空特徵表示式來預測出碰撞區域類別，其中碰撞區域類別對應於高速小型物體；以及由處理器輸出碰撞區域類別	無人機物流、自動駕駛、安全監控、物資救援	工研院創新前瞻技術研究計畫
91	113	半導體晶片設計	大型 AI 模型運算技術	生成式 AI 模型輕量化、快速微調技術，生成式 AI 之平行運算及分散式運算技術，生成式	晶片系統設計	先進晶片產業前瞻技術發展



件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
				AI 加速晶片架構分析及模擬技術，生成式 AI 加速晶片電路設計技術		計畫
92	113	半導體晶片設計	Chiplet 運算系統軟體技術	深度學習編譯、基於機器學習自動排程及運算分工技術，提昇 Multi-Chiplets 系統運算效能，結合 Chiplet 共通軟體介面及環境。	晶片系統設計	低延遲 AI chiplet 整合發展計畫
93	113	半導體晶片設計	輕量化運算軟體平台技術	支援可延展硬體之軟體佈署技術，Multi-Tile 之運算分配技術。	晶片系統設計	輕量化運算半導體節能晶片設計技術計畫
94	112	微型光電元件與系統	下世代奈米光學技術	本技術依 AR 光機所需要的奈米光學元件或超穎透鏡，開發奈米光學元件設計、製作等技術。使用奈米光學超穎透鏡 Metalens 搭配 micro-LED 透明顯示面板為基礎之光機架構，研究用於 AR 顯示應用可行性。	AR/MR 穿戴裝置	新創 IA 智慧混合實境系統平台計畫
95	112	微型光電元件與系統	micro-LED 透明顯示技術	本技術目標是開發混合實境開發新型穿透式載具之島狀透明顯示模組，關鍵技術包括開發透明基板上之 micro-LED 微晶陣列製程、全彩高解析度量子點光色轉換層以及透明驅動背板。	AR/MR 顯示、物聯網、穿戴裝置。	新創 IA 智慧混合實境系統平台計畫
96	112	微型光電元件與系統	微型感測互動技術	本技術利用少量畫素進行光感測，能針對穿戴式裝置感測介面有良好發揮，於短距離偵測（< 3 cm）下能解析視線、意圖、生理訊號等應用，同時具備低功耗高響應優勢。	AR/MR 穿戴裝置	新創 IA 智慧混合實境系統平台計畫
97	112	微型光電元件與系統	超高電導率 GaN RF HEMT 磊晶技術	基於 B5G/6G 通訊對 8 吋 GaN-on-Si 之超高電導率磊晶片規格之需求，開發高導電高頻率用超薄阻障層磊晶技術，配合超高頻電晶體進行元件測試與特性驗證，建立超薄阻障層磊晶自主技術。	GaN B5G/6G 下世代上游關鍵元件需求	B5G/6G 高頻高功率電子元件與模組計畫
98	112	微型光電元件與系統	多波長分工光晶片技術	針對 CPO 光引擎架構，完成多波長分工架構之光纖陣列可封性設計	光電晶片	伺服器高速傳輸運算之節能元件關鍵技術先期研究計畫
99	107	微型光電元件與系統	矽光子整合技術	矽光子技術發展分元件與晶片整合、光學封裝、高速光電測試三方面，目前測試平台已建置完成，晶片與封裝技術進行中	矽光子光通訊（半導體代工、封裝測試、光通訊組裝等）	雲端/數據中心之光互聯計畫
100	108	微型光電元件與系統	矽波導光耦合結構	矽光子晶片的光訊號需要傳導至光纖達到雙向訊號傳導的目的；如何克服矽波導和光纖間巨大的尺寸差異需有機光波導高效率光耦合的橋接。本計畫將開發單模有機光波導與矽波導的光耦合技術，以 IBM 評估中的 taper 結構結合單模有機光波導的製程來驗證光耦合效率並提出最佳化的光耦合結構設計和單模有機光波導之折射率與截面尺寸。	矽光子晶片封裝、單模光收發器元件	雲端/數據中心之光互聯計畫
101	108	微型光電元件與系統	矽光子整合技術	矽光子技術發展分元件與晶片整合、光學封裝、高速光電測試三方面，已達成超過光電頻寬 30GHz 的主動元件、高功率雷射與矽晶片封裝、100Gb/s PAM4 光電整合自動化量測系統建置，可支援現今 400G 光通訊技術需求。	矽光子光通訊（半導體代工、封裝測試、光通訊組裝等）	雲端/數據中心之光互聯計畫
102	108	微型光電元件與系統	軟性光波導封裝技術	主要開發軟性光波導製程及軟性波導與 MT Ferrule 組裝技術，軟性光波導在 1310nm 波段下，其波導製程傳遞損失 < 0.6 dB/cm，而軟性波導與 MT Ferrule 組裝對位精度 < 2 μm。	光通訊	雲端/數據中心之光互聯計畫
103	108	微型光電元件與系統	50Gb/s PAM4 TIA 晶片	針對未來高速雲端光通訊網路之關鍵性模組技術研究，發展 400Gb/s 速率的系統架構，著重於數據中心到用戶端、數據中心到數據中心、數據中心內部傳輸這三項關鍵技術進行研究，以實現光世代的高速雲端光通訊網路系統，規劃以 50Gb/s 分成 8 路，並以 PAM4 架構分別再傳送端及接收端來達成 400Gb/s 的要求。	高速晶片業者、光通訊系統廠商	雲端/數據中心之光互聯計畫

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
104	108	微型光電元件與系統	PAM4 25Gaud/s 馬赫-曾德爾調變器之驅動電路設計	針對未來高速雲端光通訊網路之關鍵性模組技術研究，發展 400Gb/s 速率的系統架構，著重於數據中心到用戶端、數據中心到數據中心、數據中心內部傳輸這三項關鍵技術進行研究，以實現光世代的高速雲端光通訊網路系統，規劃以 50Gb/s 分成 8 路，並以 PAM4 架構分別再傳送端及接收端來達成 400Gb/s 的要求。	高速晶片業者、光通訊系統廠商	雲端/數據中心之光互聯計畫
105	112	微型光電元件與系統	微型元件巨量轉移技術	巨量轉移技術在於將具可移轉結構之微型元件透過陣列轉移模組自元件載板上進行複數微型元件之拾取並將其移轉封裝於目標基板之上，實現高精度、高產率之微型元件組裝	小間距顯示屏、車載顯示器、透明顯示器、軟性顯示器、互動感測模組等	OP2J 物聯網尖端-衍生收入
106	112	微型光電元件與系統	micro- LED 顯示技術	micro- LED 顯示技術發展分:高效率微晶粒 (5μm size) 製作、高精密封裝 (micro-LED on CMOS)、及量子點色轉換 (QD on micro-LED) 整合技術三方面，已達多色顯示的 micro-LED 顯示模組。	AR/MR、物聯網、穿戴裝置與積體式光傳輸，提供眾多具市場前景之系統產品機會。	所內應用研究計畫
107	112	微型光電元件與系統	量子點色轉換技術	量子點色轉換技術結合藍光 micro-LED 作為色轉換之架構，可以解決微間距高解析度全彩顯示模組之光色轉換效率不足之關鍵問題。	穿戴裝置、車載、商用顯示器	鐸創-次世代顯示技術委託開發計畫