



113 年度工研院電子與光電系統研究所

綠能電子與半導體電子構裝等相關研發成果非專屬授權案

- 一、主辦單位：財團法人工業技術研究院（以下簡稱「工研院」）。
- 二、非專屬授權標的：本案授權標的包含研發成果技術 9 件，詳如附件。
- 三、非專屬授權廠商資格：國內依中華民國法令組織登記成立且從事研發、設計、製造或銷售之公司法人。
- 四、公開說明會：
 - （一）舉辦時間：民國（下同）113 年 10 月 2 日下午 2 時至 3 時。
 - （二）舉辦地點：以線上會議方式舉辦。
 - （三）報名須知：採電子郵件方式報名。有意報名者，請於 113 年 10 月 1 日中午 12 時整（含）前以電子郵件向本案聯絡人報名（主旨請註明「113 年度工研院電子與光電系統研究所綠能電子與半導體電子構裝等相關研發成果非專屬授權案：公開說明會報名」，並於內文中陳明：公司名稱、公司電話、參與人數、姓名、職稱）。工研院「技轉法律中心」聯絡人將於 113 年 10 月 1 日下午 5 時整（含）前發送電子郵件回覆並告知公開說明會會議資訊。
- 五、聯絡人：工研院技術移轉與法律中心 黃小姐
電話：+886-3-591-3935
傳真：+886-3-582-0466
電子信箱：ycmhuang@itri.org.tw
地址：31057 新竹縣竹東鎮中興路四段 195 號 51 館 110 室



附件：技術授權標的（9 件）

件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
1	113	綠能電子	儲能系統數據生成與分析之基礎模型開發	使用生成式 AI 核心(transformer)，針對儲能系統數據與分析預測，開發決策型基礎模型。	綠能系統整合	綠色電子感知與高密度基板低碳製程技術計畫
2	113	綠能電子	儲能系統透過生成式 AI 互動式生成數據報表	使用生成式 AI 核心(transformer)，多模態之 Text-to-SQL 基礎模型開發。	綠能系統整合	綠色電子感知與高密度基板低碳製程技術計畫
3	113	綠能電子	儲能系統導入生成式 AI 輔助節能	使用生成式 AI 核心(transformer)，根據歷史數據與各種節能政策，開發節能輔助 AI 系統。	綠能系統整合	綠色電子感知與高密度基板低碳製程技術計畫
4	113	半導體封裝設計空間探索與優化技術	半導體封裝設計空間探索與優化技術	本技術針對半導體封裝設計電子自動化，進行設計空間搜索(Design Space Exploration; DSE)與設計空間優化(Design Space Optimization; DSO)的技術開發，未來可擴大應用於半導體設計、製造、封裝和測試等環節，大幅提升產業的競爭力。	半導體封裝設計	智動化協同設計 EDA 前瞻技術開發計畫
5	113	綠能電子	智慧排程於半導體業之應用	本智慧排程技術，可以用在改善國內半導體設備業之機台生產效率，在考量各種構裝基板結構下，提供智能化的排程設備系統，改善傳統製程方法的侷限，提升企業競爭力。	半導體設備業	綠色電子感知與高密度基板低碳製程技術計畫
6	113	半導體電子構裝	系統模組與封裝之元件分配技術	透過分析元件特性與連接線定義，針對系統模組或系統級封裝的規格需求，在短時間內給予工程師參考元件分配設計案例，可協助優化產品設計價值與加速產品上市週期。	系統級封裝 (SiP) 和先進封裝技術、行動裝置和消費電子產品、網路和通訊設備、醫療電子設備	智動化協同設計 EDA 前瞻技術開發計畫
7	113	半導體電子構裝	基於 MLP 模型之晶圓級 RDL 載板翹曲分析預測技術	透過 MLP 模型對晶圓級封裝 RDL Carrier Warpage 進行預測，可於開始製造前，對設計評估是否符合預期，以檢驗出該設計的可製造性。	可製造性設計評估	智動化協同設計 EDA 前瞻技術開發計畫
8	113	半導體電子構裝	規則式打線接合決策技術	透過事前規劃好的 Rluc、晶片腳位、尺寸、Power/Ground Ring 等，快速得到符合條件且考慮電感值一致性的高參考性第二打線點規劃設計，	半導體封裝設計	智動化協同設計 EDA 前瞻技術開發計畫



件次	產出年度	技術類別	技術名稱	技術特色	可應用範圍	計畫名稱
9	113	半導體電子構裝	Fan-out 封裝製程整合技術	經過多方篩選材料，尋找合適的 Glass carrier、Passivation 材料與 Release layer，並透過設備及製程技術的開發，成功發展 3P3M 的堆疊結構。	AI 晶片，機器人，醫療設備，移動載具，工業機台，消費性電子產品	可程式 3D 異質集成技術計畫